

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-341947

(43)Date of publication of application : 08.12.2000

(51)Int.Cl.

H02M 3/28

H02M 7/48

(21)Application number : 11-148958

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 28.05.1999

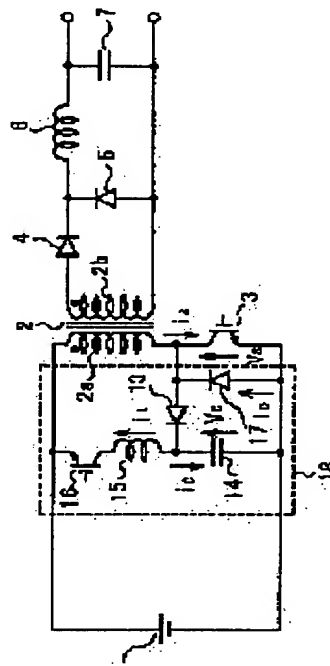
(72)Inventor : SUGA IKURO

(54) DC-DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a DC-DC converter, including a snubber circuit having the transformer reset function that can reduce a loss by LC snubber without using a resistor, will not reduce efficiency and dispenses with the reset coil of the transformer by preventing generation of heat.

SOLUTION: A second switching element 16 is turned on during the on-period of a first switching element 3. Thereby, the charges filling a capacitor 14 during the off-period of the first switching element 3 with the excitation energy of the transformer 2 and the energy accumulated in the leakage inductance and wiring inductance are recovered for the DC input power supply 1 by utilizing the resonance phenomenon between the capacitor 14 and a reactor 15.



LEGAL STATUS

[Date of request for examination] 01.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3535041

[Date of registration] 19.03.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-341947

(P 2000-341947 A)

(43) 公開日 平成12年12月8日 (2000. 12. 8)

(51) Int. Cl.⁷

識別記号

F I

ターマコード (参考)

H 0 2 M 3/28

H 0 2 M 3/28

R 5H007

7/48

7/48

Q 5H730

K

審査請求 未請求 請求項の数 2 2 O L

(全 2 1 頁)

(21) 出願番号 特願平11-148958

(22) 出願日 平成11年5月28日 (1999. 5. 28)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 菅 郁朗

東京都千代田区丸の内二丁目2番3号 三菱

電機株式会社内

(74) 代理人 100093562

弁理士 児玉 俊英

F ターム (参考) 5H007 BB01 CA02 CB07 CB08 CC32

CD08 FA20

5H730 AA14 AA20 BB23 DD04 DD42

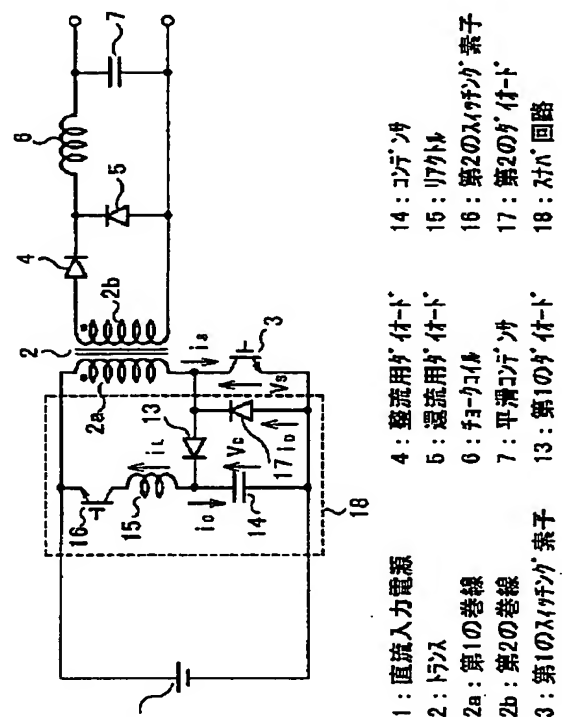
EE08

(54) 【発明の名称】 DC/DCコンバータ

(57) 【要約】

【課題】 その目的は、抵抗を使わない LC スナバによる損失の低減が可能で、効率を低下させず、発熱も防止した上でトランスのリセット巻線を不要とした、トランスのリセット機能を有するスナバ回路を備えた DC/DC コンバータを提供することにある。

【解決手段】 第1のスイッチング素子3のオン期間内で第2のスイッチング素子16をオンすることにより、トランス2の励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって第1のスイッチング素子3のオフ期間にコンデンサ14に充電された電荷を、コンデンサ14とリアクトル15との共振現象を利用して直流入力電源1に回生する。



【特許請求の範囲】

【請求項 1】 第 1 のスイッチング手段とトランスの第 1 の巻線とを直列にして直流入力電源に接続し、上記第 1 のスイッチング手段のオンオフ動作により上記トランスの第 2 の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えた DC/DC コンバータにおいて、

上記第 1 のスイッチング手段の極間に接続された、第 1 のダイオードとコンデンサとの直列接続体、および上記第 1 のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体を備え、上記第 1 のスイッチング手段のオン期間内で上記第 2 のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第 1 のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたことを特徴とする DC/DC コンバータ。

【請求項 2】 第 1 のスイッチング手段とトランスの第 1 の巻線とを直列にして直流入力電源に接続し、上記第 1 のスイッチング手段のオンオフ動作により上記トランスの第 1 の巻線とこの第 1 の巻線と直列に接続された第 2 の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形の DC/DC コンバータにおいて、

上記第 1 のスイッチング手段の極間に接続された、第 1 のダイオードとコンデンサとの直列接続体、および上記第 1 のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体を備え、上記第 1 のスイッチング手段のオン期間内で上記第 2 のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第 1 のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたことを特徴とする DC/DC コンバータ。

【請求項 3】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の高電位側端子と上記第 1 のスイッチング手段の高電位側端子との

間に接続されたトランスと、上記トランスの第 2 の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えた DC/DC コンバータにおいて、アノード端子が上記第 1 のスイッチング素子の高電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのカソード端子に接続され他方の端子が上記第 1 のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第 1 のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体とを備えたことを特徴とする DC/DC コンバータ。

【請求項 4】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の高電位側端子と上記第 1 のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第 1 の巻線と直列に接続された第 2 の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えたブースト形の DC/DC コンバータにおいて、

アノード端子が上記第 1 のスイッチング素子の高電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのカソード端子に接続され他方の端子が上記第 1 のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第 1 のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体とを備えたことを特徴とする DC/DC コンバータ。

【請求項 5】 アノード端子が上記第 1 のスイッチング手段の低電位側端子に接続されカソード端子が第 1 のスイッチング手段の高電位側端子に接続された第 2 のダイオードを備えたことを特徴とする請求項 3 または 4 に記載の DC/DC コンバータ。

【請求項 6】 アノード端子が上記第 1 のスイッチング手段の低電位側端子に接続されカソード端子がコンデンサの一方の端子に接続された第 2 のダイオードを備えたことを特徴とする請求項 3 または 4 に記載の DC/DC コンバータ。

【請求項 7】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第 1 のスイッチ

ング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたことを特徴とするDC/DCコンバータ。

【請求項8】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたことを特徴とするDC/DCコンバータ。

【請求項9】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチ

ング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたことを特徴とするDC/DCコンバータ。

【請求項10】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、

カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたことを特徴とするDC/DCコンバータ。

【請求項11】 アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が第1のスイッチング手段の高電位側端子に接続された第2のダイオードを備えたことを特徴とする請求項9または10に記載のDC/DCコンバータ。

【請求項12】 カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子がコンデンサの一方の端子に接続された第2のダイオードを備えたことを特徴とする請求項9または10に記載のDC/DCコンバータ。

【請求項 13】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の低電位側端子と上記第 1 のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第 2 の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えた DC/DC コンバータにおいて、カソード端子が上記第 1 のスイッチング素子の低電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのアノード端子に接続され他方の端子が上記第 1 のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第 1 のダイオードおよびコンデンサの接続点に接続された第 2 のスイッチング手段と、上記第 2 のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第 1 のスイッチング手段の高電位側端子に接続されアノード端子が上記第 2 のスイッチング手段および誘導性素子の接続点に接続された第 2 のダイオードとを備えたことを特徴とする DC/DC コンバータ。

【請求項 14】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の低電位側端子と上記第 1 のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第 1 の巻線と直列に接続された第 2 の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えたブースト形の DC/DC コンバータにおいて、カソード端子が上記第 1 のスイッチング素子の低電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのアノード端子に接続され他方の端子が上記第 1 のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第 1 のダイオードおよびコンデンサの接続点に接続された第 2 のスイッチング手段と、上記第 2 のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第 1 のスイッチング手段の高電位側端子に接続されアノード端子が上記第 2 のスイッチング手段および誘導性素子の接続点に接続された第 2 のダイオードとを備えたことを特徴とする DC/DC コンバータ。

【請求項 15】 第 1 のスイッチング手段に電界効果型トランジスタを使用することにより、その寄生ダイオードを第 2 のダイオードとして機能させるようにしたことを特徴とする請求項 5 または 11 の DC/DC コンバータ。

【請求項 16】 第 1 のスイッチング手段のオン期間内において第 2 のスイッチング手段をオン状態にし、かつ、上記第 2 のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたことを特徴とする請求項 3 ないし 15 のいずれかに記載の DC/DC コンバータ。

【請求項 17】 第 2 のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第 2 のスイッチング手段をオフ状態にするようにしたことを特徴とする請求項 3 ないし 16 のいずれかに記載の DC/DC コンバータ。

【請求項 18】 第 2 のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたことを特徴とする請求項 3 ないし 16 のいずれかに記載の DC/DC コンバータ。

【請求項 19】 第 1 のスイッチング手段のオン、オフ動作と、第 2 のスイッチング手段のオン、オフ動作をそれぞれ同期させることを特徴とする請求項 16 記載の DC/DC コンバータ。

【請求項 20】 第 1 のスイッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第 1 のスイッチング手段のオン期間内において第 2 のスイッチング手段をオン状態にすることを特徴とする請求項 7、8、13 または 14 のいずれかに記載の DC/DC コンバータ。

【請求項 21】 第 1 のスイッチング手段のオン、オフ動作と、第 2 のスイッチング手段のオン、オフ動作をそれぞれ同期させることを特徴とする請求項 20 記載の DC/DC コンバータ。

【請求項 22】 第 2 のスイッチング手段は、電界効果型トランジスタと逆流防止用のダイオードとの直列接続体であることを特徴とする請求項 1 ないし 21 のいずれかに記載の DC/DC コンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、DC/DC コンバータに係り、特に、そのスナバ回路の改良および機能拡大に関するものである。

【0002】

【従来の技術】 図 15 は、例えば「スイッチングコンバータの基礎」（1992 年 2 月 25 日発行、コロナ社、原田、二宮、願著）の 104 頁に示された従来の RCD スナバ回路付きのフォワード形 DC/DC コンバータを示す回路図である。図 15 において、1 は直流入力電源、2 はトランスであり、2a は第 1 の巻線、2b は第

2の巻線、2cはリセット巻線、3はスイッチング素子、4は電流の整流手段としての整流用ダイオード、5は電流の環流手段としての環流用ダイオード、6はチョークコイル、7は平滑コンデンサであり、チョークコイル6と平滑コンデンサ7とで出力LCフィルタを構成している。8はトランスのリセット用のダイオードであり、9はスナバ用ダイオード、10はスナバ用コンデンサ、11はスナバ用の放電抵抗である。スナバ用ダイオード9とスナバ用コンデンサ10、およびスナバ用放電抵抗11でRCDスナバ回路12を構成している。

【0003】次に動作について説明する。図16はDC/DCコンバータの動作波形図である。図中の、図

(a)はスイッチング素子3の駆動波形、図(b)はスイッチング素子の電流・電圧波形、図(c)はダイオード8の電流波形、図(d)はスナバ用コンデンサ10の電圧波形、図(e)はトランス2の第1の巻線2aの電圧波形である。

【0004】スイッチング素子3がオンすると整流用ダイオード4がオン状態となり、チョークコイル6および平滑コンデンサ7を経て電力が負荷へ供給される。また、トランス2には励磁電流が流れ、励磁エネルギーが蓄積される。スイッチング素子3をオフすると、第1の巻線2aに逆起電力が発生し、整流用ダイオード4がオフ状態、環流用ダイオード5がオン状態となってチョークコイル6には引き続き電流が流れて負荷への電力供給が継続する。スイッチング素子3のオン・オフの時間配分を調整することにより、負荷への出力電圧を制御することができる。

【0005】同図(b)に示すように、スイッチング素子3がオフすると、その電圧は急峻に立ち上がり、トランス2の漏れインダクタンスや寄生インダクタンスに蓄積されたエネルギーによりスパイク電圧が発生する。このスパイク電圧を抑制するためにRCDスナバ回路12が接続されている。

【0006】RCDスナバ回路12ではスイッチング素子3がターンオフすると、スナバ用ダイオード9が導通状態となり、トランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積していたエネルギーをスナバ用コンデンサ10に充電し(図16(d))、スイッチング素子3に発生するスパイク電圧を抑制する。スイッチング素子3の電圧がスナバ用コンデンサ10の電圧より低くなると、スナバ用コンデンサ10に充電されたエネルギー、即ちスナバエネルギーがスナバ用放電抵抗11により放電される。

【0007】トランス2の磁束のリセットは、スイッチング素子3がオフ期間にリセット巻線2cとリセット用ダイオード8により行なわれ(図16(c))、

(e))、スイッチング素子3のオン期間中にトランス2に蓄積された励磁エネルギーを直流入力電源1に回生することにより行なわれる。なお、RCDスナバ回路1

2を用いてトランス2の磁束のリセットをすることもでき、この場合は、トランス2のリセット巻線2cとリセット用ダイオード8は不要となる。しかし、トランス2に蓄積された励磁エネルギーはすべてスナバ用放電抵抗11により消費されることになる。

【0008】

【発明が解決しようとする課題】上記従来の構成では、トランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積されたエネルギーをスナバ用コンデンサ10に充電した後、スナバ用放電抵抗11により消費することになるため、損失が大きくなり、効率が低下し、発熱が増加する問題があった。

【0009】また、スイッチング素子3のターンオフ時の電圧上昇率を抑制することにより、スイッチング損失や発生ノイズを低減するためには、スナバ用コンデンサ10の容量値を大きくする必要があるが、容量値を大きくすればするほどますますRCDスナバ回路12での損失が大きくなり、効率低下、発熱増加を招く問題があった。

【0010】また、更にトランス2の磁束のリセットを行なうためのリセット巻線2cとリセット用ダイオード8をなくすと、スイッチング素子3のオン期間中にトランス2に蓄積された励磁エネルギーが全て損失となり、より一層効率が低下し、発熱が増加する問題があり、リセット巻線の省略は、極小容量のコンバータへの適用に限定されていた。

【0011】この発明は、上記のような課題を解消するためになされたもので、その目的は、抵抗を使わないLCスナバによる損失の低減が可能で、効率を低下させず、発熱も防止した上でトランスのリセット巻線を不要とした、トランスのリセット機能を有するスナバ回路を備えたDC/DCコンバータを提供することにある。

【0012】

【課題を解決するための手段】この発明に係るDC/DCコンバータは、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第2の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタ

ンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたものである。

【0013】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第1の巻線とこの第1の巻線と直列に接続された第2の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形のDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたものである。

【0014】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0015】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段

と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0016】また、この発明に係るDC/DCコンバータは、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が第1のスイッチング手段の高電位側端子に接続された第2のダイオードを備えたものである。

【0017】また、この発明に係るDC/DCコンバータは、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子がコンデンサの一方の端子に接続された第2のダイオードを備えたものである。

【0018】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッ

ング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0019】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0020】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0021】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電

源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0022】また、この発明に係るDC/DCコンバータは、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が第1のスイッチング手段の高電位側端子に接続された第2のダイオードを備えたものである。

【0023】また、この発明に係るDC/DCコンバータは、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子がコンデンサの一方の端子に接続された第2のダイオードを備えたものである。

【0024】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電

10

20

30

40

50

位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0025】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0026】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段に電界効果型トランジスタを使用することにより、その寄生ダイオードを第2のダイオードとして機能させるようにしたものである。

【0027】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にし、かつ、上記第2のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたものである。

【0028】また、この発明に係るDC/DCコンバータは、第2のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第2のスイッチング手段をオフ状態にするようにしたものである。

【0029】また、この発明に係るDC/DCコンバータは、第2のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたものである。

【0030】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期

させるようにしたものである。

【0031】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にするようにしたものである。

【0032】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるようにしたものである。

【0033】また、この発明に係るDC/DCコンバータは、第2のスイッチング手段は、電界効果型トランジスタと逆流防止用のダイオードとの直列接続体であるとしたものである。

【0034】

【発明の実施の形態】実施の形態1. 以下、この発明の一実施の形態を図について説明する。図1はスナバ回路を有するこの発明の実施の形態1によるフォワード形DC/DCコンバータの回路図である。図において、1は直流入力電源、2はトランスで、第1の巻線2a、第2の巻線2bを有し、従来では必要としたリセット巻線2c(図15)は省略されている。3は、例えば、トランジスタやIGBT等の第1のスイッチング素子、4はトランス2の第2の巻線2bに誘起される電圧を整流する整流手段としての整流用ダイオード、6および7は、整流用ダイオード4からの出力を平滑化して図示しない負荷へ供給する平滑手段としてのチョークコイルおよび平滑コンデンサ、5は整流用ダイオード4からの出力が無い時間帯でチョークコイル6に蓄積されたエネルギーを電流源にして負荷へ供給する環流用ダイオードである。なお、図示は省略するが、整流用ダイオード4は図1に示す位置に挿入する場合に限らず、環流用ダイオード5のアノード端子と第2の巻線2bの他方の端子との間に挿入してもよく、更に、図1の位置との両者に挿入するようにしてもよい。

【0035】13は第1のダイオード、14はコンデンサでありこれらは直列接続されており、第1のスイッチング素子3と並列に接続されている。第1のダイオード13のアノード端子はトランス2の第1の巻線2aと第1のスイッチング素子3との接続点に接続され、第1のダイオード13のカソード端子は直列接続した誘導性素子としてのリアクトル15と補助スイッチング素子である第2のスイッチング素子16の一端に接続され、その他端は直流入力電源1の高電位側端子に接続されている。また、第1のスイッチング素子3と逆並列に第2のダイオード17が接続され、スナバ回路18が構成されている。

【0036】次に動作について説明する。図2は本発明のフォワード形DC/DCコンバータおよびそのスナバ

回路の動作の一実施の形態を示す動作波形図である。図中の図 (a) は第 1 のスイッチング素子 3 の駆動波形、図 (b) は第 2 のスイッチング素子 16 の駆動波形、図 (c) は第 1 のスイッチング素子 3 の電流 i_s および電圧 V_s の波形、図 (d) はコンデンサ 14 の電流 i_c の波形、図 (e) はコンデンサ 14 の電圧 V_c の波形、図 (f) はリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L の波形、図 (g) は第 2 のダイオード 17 に流れる電流 i_D の波形である。

【0037】コンバータの基本的な動作は従来と同様であるので、詳細な説明は省略するが、図 2 (a) に示すように第 1 のスイッチング素子 3 をターンオフすると、トランス 2 の漏れインダクタンスや配線の寄生インダクタンスに蓄積されていたエネルギーが第 1 のダイオード 13 を介して、図 2 (d) に示すようにコンデンサ 14 に充電され、図 2 (c) のように第 1 のスイッチング素子 3 にかかる電圧が緩やかに上昇し、ターンオフ時のスパイク電圧を吸収する。また、ターンオフ時の第 1 のスイッチング素子 3 の電圧・電流の重なりが少なくなってスイッチング損失が低減され、スイッチングノイズも低減される。更に第 1 のスイッチング素子 3 がオン期間中にトランス 2 に蓄積した励磁エネルギーも第 1 のスイッチング素子 3 をターンオフすると、第 1 のダイオード 13 を介して、コンデンサ 14 に充電される。コンデンサ 14 に充電されたこれらのエネルギーは第 1 のスイッチング素子 3 のオフ期間中保持される。

【0038】図 2 (a) (b) に示すように第 1 のスイッチング手段 3 がターンオンしたと同時に、第 2 のスイッチング手段 16 をターンオンすると、コンデンサ 14 に蓄積され保持されていたエネルギーが図 2 (e) のように放電を開始する。この放電はコンデンサ 14 とリアクトル 15 との共振により行なわれ、リアクトル 15 や第 2 のスイッチング手段 16 に流れる電流波形は図 2

(f) のように正弦波状となる。コンデンサ 14 に蓄積されていたスナバエネルギーと励磁エネルギーはコンデンサ 14 → リアクトル 15 → 第 2 のスイッチング手段 16 → 直流入力電源 1 → コンデンサ 14 の経路で直流入力電源 1 に回生される。

【0039】図 2 (e) に示すようにコンデンサ 14 の電圧 V_c が零になると、第 2 のダイオード 17 がオン状態になり、リアクトル 15 の残りのエネルギーをリアクトル 15 → 第 2 のスイッチング手段 16 → 直流入力電源 1 → 第 2 のダイオード 17 → 第 1 のダイオード 13 → リアクトル 15 の経路で直流入力電源 1 に引き続き回生する。図 2 (f) に示すようにリアクトル 15 または第 2 のスイッチング手段 16 に流れる電流 i_L が零になった後に、第 2 のスイッチング手段 16 をオフする。

【0040】以上のようにフォワード形 DC/DC コンバータのトランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積されたエネルギー、およびトランス

の励磁エネルギーをコンデンサ 14 に充電し、これらのエネルギーを直流入力電源 1 に回生するので、損失にはならず、効率の低下を防ぎ、発熱を防止する。また、本発明のスナバ回路はトランス 2 のリセット機能を持つので、従来のフォワード形 DC/DC コンバータのトランスのリセット回路、即ち、リセット巻線およびリセット用ダイオードが不要になる。また更に、コンデンサ 14 により第 1 のスイッチング手段 3 にかかる電圧が緩やかに変化し、ターンオフ時のスパイク電圧が吸収され、ターンオフ時の第 1 のスイッチング手段 3 の電圧・電流の重なりが少なくなってスイッチング損失が低減され、スイッチングノイズも低減される。

【0041】なお、リアクトル 15 と第 2 のスイッチング手段 16 の接続関係は逆であっても良い。また、第 2 のスイッチング手段 16 のターンオンは、第 1 のスイッチング手段 3 のターンオンと同時になくても第 1 のスイッチング手段 3 のターンオン後であれば同様の動作、効果を得ることができる。

【0042】また、上記の説明では、コンデンサ 14 の電圧 V_c が零になった後の、リアクトル 15 に残っているエネルギーの回生は、第 2 のダイオード 17 を経由して行うとしているが、次の条件が成立する場合は、第 2 のダイオード 17 を省略しても上記リアクトル 15 の残留エネルギーの回生が可能となる。即ち、第 1 のスイッチング素子 3 がそのオンの期間に流れる電流の絶対値が、上記したリアクトル 15 の残留エネルギーの回生時に流れる電流の絶対値より大きければ、第 2 のダイオード 17 がなくても、リアクトル 15 → 第 2 のスイッチング素子 16 → 直流入力電源 1 → 第 1 のスイッチング素子 3 → 第 1 のダイオード 13 → リアクトル 15 の経路が成立して回生動作が可能となるからである。

【0043】実施の形態 2. なお、上記実施の形態 1 ではリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L が零になったのを検出し、その後第 2 のスイッチング素子 16 をオフするものについて示したが、電流検出手段を用いずに第 1 のスイッチング素子 3 の最小オン時間以内で、第 2 のスイッチング素子 16 のオン時間をコンデンサ 14 とリアクトル 15 との共振周期のほぼ半分以上の時間にあらかじめ設定しておいても良く、上記実施の形態 1 と同様の効果を奏すると共に、電流検出手段が不要になり低コスト化できる効果がある。

【0044】図 3 はこの発明の実施の形態 2 によるスナバ回路動作を示す動作波形図である。図中の図 (a) は第 1 のスイッチング素子 3 の駆動波形、図 (b) は第 2 のスイッチング素子 16 の駆動波形、図 (c) はコンデンサ 14 の電圧 V_c の波形、図 (d) はリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L の波形、図 (e) は第 2 のダイオード 17 に流れる電流 i_D の波形である。この図を用いて動作について説明す

る。

【0045】上記図1の第1のスイッチング素子3のオフ期間の動作は上記実施の形態1と全く同様であり、説明は省略する。第1のスイッチング素子3がターンオンした後、あらかじめ設定された時刻 T_d 後に図3(b)のように第2のスイッチング素子16をターンオンする。コンデンサ14とリアクトル15との共振周期のほぼ半分の時間が、第1のスイッチング素子3の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ14の容量値 C とリアクトル15のインダクタンス値 L を設定しておき、コンデンサ14とリアクトル15との共振周期のほぼ半分の時間以上に第2のスイッチング素子16のオン時間 T_{on2} を設定しておく。第2のスイッチング素子16がターンオンすると、コンデンサ14に蓄積され保持されていたエネルギーが図3(c)のように放電を開始する。この放電はコンデンサ14とリアクトル15との共振により行なわれ、リアクトル15や第2のスイッチング素子16に流れる電流波形は図3(d)のように正弦波状となる。コンデンサ14に蓄積されていたスナバエネルギーと励磁エネルギーはコンデンサ14→リアクトル15→第2のスイッチング素子16→直流入力電源1→コンデンサ14の経路で直流入力電源1に回生される。

【0046】図3(c)に示すようにコンデンサ14の電圧 V_c が零になると、第2のダイオード17がオン状態になり、リアクトル15の残りのエネルギーをリアクトル15→第2のスイッチング素子16→直流入力電源1→第2のダイオード17→第1のダイオード13→リアクトル15の経路で直流入力電源1に引き続き回生する。コンデンサ14とリアクトル15との共振周期のほぼ半分以上の時間が経過すると、図3(d)に示すようにリアクトル15または第2のスイッチング素子16に流れる電流 i_L が零になっており、あらかじめ設定された第2のスイッチング素子16のオン時間 T_{on2} で第2のスイッチング素子16をオフする。この動作により、上記実施の形態1と同様の効果を得ることができる。

【0047】第1のスイッチング素子3と第2のスイッチング素子16とは、ハードウェアとしては一般に異なったものとなり、通常、前者の容量は後者のそれより大きくなる。従って図示しない制御系から両スイッチング素子3、16に対し、同時にターンオンの信号を送出すると、両者のハードウェアの相違に基づくターンオン動作特性の差から第2のスイッチング素子16が第1のスイッチング素子3より先にターンオンする可能性が否定できない。この場合には、第2のスイッチング素子16のターンオンにより、DC/DCコンバータの主回路動作への影響が発生し得る。ところが、図3(b)に示すように、第2のスイッチング素子16のターンオンのタイミングを、第1のスイッチング素子3のそれより時間

T_d だけ遅らせるよう設定し、この T_d の値を両者の特性を考慮して適当に選定すれば、第2のスイッチング素子16のターンオンのタイミングが第1のスイッチング素子3のそれより必ず遅くなり、上述した不具合の懸念が解消される訳である。

【0048】なお、上記実施の形態2では第1のスイッチング素子3がターンオンした後、あらかじめ設定された時刻 T_d 後に第2のスイッチング素子16をターンオンするものについて示したが、上記実施の形態1と同様に、第1のスイッチング素子3がターンオンと同時に第2のスイッチング素子16をターンオンしても同様の効果が得られる。

【0049】実施の形態3. なお、上記実施の形態2ではコンデンサ14とリアクトル15との共振周期のほぼ半分の時間以上に第2のスイッチング素子16のオン時間 T_{on2} をあらかじめ設定しておくものについて示したが、共振周期のほぼ半分の時間以上であれば良いので、第1のスイッチング素子3のターンオフに同期して第2のスイッチング素子16をターンオフするものであっても良く、上記実施の形態2と同様の効果を奏する。

【0050】図4はこの発明の実施の形態3によるスナバ回路動作を示す動作波形図である。図中の図(a)～(e)は上記図3と同一部分の波形である。この図を用いて動作について説明する。

【0051】第1のスイッチング素子3のオフ期間の動作は上記実施の形態1および2と全く同様であり、説明は省略する。上記図1の第1のスイッチング素子3がターンオンした後、あらかじめ設定された時刻 T_d 後に図4(b)のように第2のスイッチング素子16をターンオンする。コンデンサ14とリアクトル15との共振周期のほぼ半分の時間が、第1のスイッチング素子3の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ14の容量値 C とリアクトル15のインダクタンス値 L を設定しておく。第1のスイッチング素子3の最小オン時間 T_{on1} と第1のスイッチング素子3のターンオンから第2のスイッチング素子16をターンオンまでの遅延時間 T_d の差の時間 T_{on2} が、コンデンサ14とリアクトル15との共振周期のほぼ半分の時間以上になるようにあらかじめしておく。エネルギーの回生動作は上記実施の形態2と同様の動作をするので詳細説明は省略するが、第2のスイッチング素子16のターンオン後、コンデンサ14とリアクトル15との共振周期のほぼ半分以上の時間が経過すると、図4(d)に示すようにリアクトル15または第2のスイッチング素子16に流れる電流 i_L が零になっており、第1のスイッチング素子3のターンオフに同期して第2のスイッチング素子16をターンオフしても、上記実施の形態1あるいは2と同様の効果を得ることができる。

【0052】実施の形態4. なお、上記実施の形態1～3では第1のスイッチング素子3と第2のスイッチング

素子 16 のオン時間が異なるものについて示したが、オン時間はコンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間以上であれば良いので、第 1 のスイッチング素子 3 のオン、オフ動作と、上記第 2 のスイッチング素子 16 のオン、オフ動作を同期させるものであっても良く、上記実施の形態 1 ～ 3 と同様の効果を奏すると共に、第 1 のスイッチング素子 3 と第 2 のスイッチング素子 16 の制御回路や駆動回路が簡単化でき、コンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L をより広い範囲で選定できる効果がある。

【0053】図 5 は本発明のフォワード形 DC/DC コンバータおよびそのスナバ回路の動作の他の実施の形態を示す動作波形図である。図中の図 (a) ～ (g) は上記図 2 と同一部分の波形である。この図を用いて動作について説明する。

【0054】第 1 のスイッチング素子 3 のオフ期間の動作は上記実施の形態 1 ～ 3 と全く同様であり、説明は省略する。上記図 1 の第 1 のスイッチング素子 3 のターンオンに同期して、図 5 (b) のように第 2 のスイッチング素子 16 をターンオンする。コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間が、第 1 のスイッチング素子 3 の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L を設定しておく。エネルギーの回生動作は上記実施の形態 1 ～ 3 と同様の動作をするので詳細説明は省略するが、第 2 のスイッチング素子 16 のターンオン後、コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分以上の時間が経過すると、図 5

(e) に示すようにコンデンサ 14 の電圧 V_c は零になっており、また図 5 (f) に示すようにリアクトル 15 または第 2 のスイッチング手段 16 に流れる電流 i_L が零になっているので、第 1 のスイッチング素子 3 のターンオフに同期して第 2 のスイッチング素子 16 をターンオフすることができる。これにより容易に上記実施の形態 1 ～ 3 と同様の効果を得ることができると共に、第 2 のスイッチング素子 16 のオン時間 T_{on2} が許容可能な最大時間にしたので、コンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L をより広い範囲で選定でき、しかも電流検出手段が不要で、遅延時間 T_d の設定回路も不要であり、制御回路や駆動回路が簡単化できる効果がある。

【0055】なお、第 2 のスイッチング素子 16 のターンオフのタイミングについては、第 2 のスイッチング素子 16 自体を極性を有するものとし、第 1 のスイッチング素子 3 のターンオフのタイミングと関連させることなく、第 2 のスイッチング素子 16 の電流が零となったタイミングでオフさせるようにしてもよいことは勿論である。

【0056】実施の形態 5. なお、上記実施の形態 1 ～ 4 ではコンデンサ 14 の電圧が零になった後、第 2 のダ

イオード 17 が導通するものについて示したが、第 1 のスイッチング素子 3 に電界効果型トランジスタを用い、その寄生ダイオードを第 2 のダイオード 17 の代わりに用いたものであっても良く、上記実施の形態 1 ～ 4 と同様の効果を奏すると共に、第 2 のダイオード 17 が不要となり低コスト化できる効果がある。

【0057】図 6 はこの発明のスナバ回路を有する実施の形態 5 によるフォワード形 DC/DC コンバータの回路図である。図において、1 ～ 7 および 13 ～ 16 は図 1 に示した上記実施の形態 1 の構成要素と同等のものである。3 は第 1 のスイッチング素子であり、電界効果型トランジスタを用いている。19 は電界効果型トランジスタの寄生ダイオードであり、上記図 1 の第 2 のダイオード 17 と同様の働きをする。16a は第 2 のスイッチング素子として同様に電界効果型トランジスタを用いており、16b は逆流防止用のダイオードであり、スナバ回路 20 が構成されている。

【0058】上記図 6 に示したフォワード形 DC/DC コンバータの動作は上記実施の形態 1 ～ 実施の形態 4 と第 2 のダイオード 17 の代わりに電界効果型トランジスタ 3 の寄生ダイオード 19 が働く以外は同様であり、説明な説明は省略する。

【0059】実施の形態 6. 上記実施の形態 1 ～ 5 では第 1 のスイッチング素子 3 と逆並列に第 2 のダイオード 17 が接続されるか、電界効果型トランジスタ 3 の寄生ダイオード 19 を用いたものについて示したが、第 2 のダイオードがコンデンサ 14 と並列に接続されたものでも良く、上記実施の形態 1 ～ 4 と同様の効果を奏すると共に、コンデンサ 14 の電圧が零になった後の電流経路に第 1 のダイオード 13 が含まれず、第 1 のダイオード 13 の導通損失分のエネルギーを有効に直流入力電源 1 に回生できる効果がある。

【0060】図 7 はこの発明の他の実施の形態を示す図である。図において、1 ～ 7、および 13 ～ 16 は上記図 1 に示した実施の形態 1 の構成要素と同等のものである。異なる点は、第 1 のスイッチング素子 3 と逆並列に接続された第 2 のダイオード 17 の代わりに、コンデンサ 14 と並列に第 2 のダイオード 21 が接続され、スナバ回路 22 が構成されているところである。

【0061】次に動作について説明する。基本的な動作は、上記実施の形態 1 ～ 5 とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ 14 の電圧 V_c が零になった後の電流経路であり、リアクトル 15 → 第 2 のスイッチング素子 16 → 直流入力電源 1 → 第 2 のダイオード 21 → リアクトル 15 の経路で第 1 のダイオード 13 を通らずに直流入力電源 1 に回生するところであり、第 1 のダイオード 13 の導通損失分のエネルギーを有効に直流入力電源 1 に回生できる。

【0062】実施の形態 7. 上記実施の形態 1 ～ 6 では第 1 のスイッチング素子 3 の低電位側端子が直流入力電

10

20

30

40

50

源 1 の低電位側端子に接続されたものについて示したが、第 1 のスイッチング素子 3 の高電位側端子が直流入力電源 1 の高電位側端子に接続されたものでも良く、上記実施の形態 1 ～ 6 と同様の効果を奏する。

【0063】図 8 ～ 図 10 はこの発明の他の実施の形態を示す図である。図において、1 ～ 7、および 13 ～ 17、19、21 は上記図 1、図 6、あるいは図 7 に示した実施の形態 1 ～ 6 の構成要素と同等のものである。図 8 において、14 はコンデンサ、13 は第 1 のダイオードであり、これらは直列接続されており、第 1 のスイッチング素子 3 と並列に接続されている。15 はリアクトル、16 は補助スイッチング手段である第 2 のスイッチング素子でありこれらは直列接続され、その一端はコンデンサ 14 と第 1 のダイオード 13 との接続点に接続されている。また、その他端側は直流入力電源 1 の低電位側端子に接続されている。直流入力電源 1 の高電位側端子は第 1 のスイッチング素子 3 の高電位側端子に接続されており、第 1 のスイッチング素子 3 の低電位側端子には第 1 のダイオード 13 のカソード端子が接続されている。また、第 1 のスイッチング素子 3 と逆並列に第 2 のダイオード 17 が接続され、スナバ回路 23 が構成されている。なお、リアクトル 15 と第 2 のスイッチング素子 16 の接続関係は逆であっても良い。

【0064】また、図 9 においては、図 6 と同様に第 1 のスイッチング素子 3 として、電界効果型トランジスタを用いている。19 は電界効果型トランジスタの寄生ダイオードであり、上記図 8 の第 2 のダイオード 17 と同様の働きをする。16a は第 2 のスイッチング素子として同様に電界効果型トランジスタを用いており、16b は逆流防止用のダイオードであり、スナバ回路 24 が構成されている。

【0065】また、図 10 においては、図 7 と同様に第 1 のスイッチング素子 3 と逆並列に接続された第 2 のダイオード 17 の代わりに、コンデンサ 14 と並列に第 2 のダイオード 21 が接続され、スナバ回路 25 が構成されている。

【0066】次に動作について説明する。基本的な動作は、上記実施の形態 1 ～ 6 とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、第 2 のスイッチング素子 16、または 16a をターンオンした時のコンデンサ 14 に蓄積され保持されていたエネルギーの放電経路であり、コンデンサ 14 → 直流入力電源 1 → 第 2 のスイッチング手段 16、または 16a および 16b → リアクトル 15 → コンデンサ 14 の経路で直流入力電源 1 にスナバエネルギーおよび励磁エネルギーが回生されるところである。

【0067】また、コンデンサ 14 の電圧 V_c が零になった後の電流経路は、図 8 と図 9 ではリアクトル 15 → 第 1 のダイオード 13 → 第 2 のダイオード 17、または寄生ダイオード 19 → 直流入力電源 1 → 第 2 のスイッチ

ング素子 16（または 16b、16a）→ リアクトル 15 の上記実施の形態 1 ～ 6 と逆向きの経路で直流入力電源 1 に引き続き回生する。図 10 ではリアクトル 15 → 第 2 のダイオード 21 → 直流入力電源 1 → 第 2 のスイッチング素子 16 → リアクトル 15 の経路で第 1 のダイオード 13 を通らずに直流入力電源 1 に引き続き回生するところが異なる。

【0068】なお、図 8 の回路において、第 1 のスイッチング素子 3 のオン期間における通電状態の条件によっては、第 2 のダイオード 17 を省略し得ることは実施の形態 1 で説明したと同様である。

【0069】実施の形態 8、ところで、第 1 のスイッチング素子 3 の最小オン時間が例えば無負荷時や軽負荷時等で非常に短い時間になる場合があるが、一方において、第 1 のスイッチング素子 3 のターンオフ時のスパイク電圧の抑制、スイッチングノイズの低減、スイッチング損失の低減をするためにコンデンサ 14 の容量値をある程度大きくする必要から、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間が第 1 のスイッチング素子 3 の最小オン時間より長くなってしまいうる。この場合、リアクトル 15 に電流が流れている状態、即ちエネルギーが残っている状態で第 2 のスイッチング素子 16 をオフすることになり、第 2 のスイッチング素子 16 にはそのターンオフ時に過大なスパイク電圧が発生し、ノイズの増加、効率の低下、あるいは発熱を引き起こす問題があり、第 2 のスイッチング素子 16 が破壊に至る場合もあると言った問題もある。

【0070】この実施の形態 8 は、この問題を解消するために検討されたもので、コンデンサ 14 の電圧 V_c が零になった後、第 2 のスイッチング素子 16 を経由することなくリアクトル 15 のエネルギーを直流入力電源 1 に回生することを可能とするものである。

【0071】図 11 はこの発明の他の実施の形態を示す図である。図において、1 ～ 16 は上記図 7 に示した構成要素と同等のものである。第 1 のスイッチング素子 3 と並列に、直列接続した第 1 のダイオード 13 とコンデンサ 14 を接続し、第 1 のダイオード 13 とコンデンサ 14 との接続点に第 2 のスイッチング素子 16、リアクトル 15 を順に直列に接続し、リアクトル 15 の他端側を直流入力電源 1 の高電位側端子に接続し、また直流入力電源 1 の低電位側端子は第 1 のスイッチング素子 3 の低電位側端子に接続した回路であり、第 2 のスイッチング素子 16 とリアクトル 15 の接続点と直流入力電源 1 の低電位側端子との間に第 2 のダイオード 26 を接続してスナバ回路 27 が構成されている。

【0072】基本的な動作は、上記実施の形態 6 とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ 14 の電圧 V_c が零になった後の電流経路が、リアクトル 15 → 直流入力電源 1 → 第 2 のダイオード 26 → リアクトル 15 の経路となり第 2 のスイッチ

ング素子 16 を通らずに、第 2 のスイッチング素子 16 の導通損失分のエネルギーを有効に直流入力電源 1 に回生できるところである。

【0073】第 2 のスイッチング素子 16 をオフした後の電流経路が、リアクトル 15 → 直流入力電源 1 → 第 2 のダイオード 26 → リアクトル 15 の経路となるようにすることにより、リアクトル 15 に残ったエネルギーが上記経路で直流入力電源 1 に回生できる効果があり、第 2 のスイッチング素子 16 にはターンオフ時のスパイク電圧の防止、ノイズ発生の防止、効率低下の防止、あるいは発熱防止、第 2 のスイッチング素子 16 の破壊防止の効果がある。この場合、第 2 のスイッチング素子 16 のオン時間は第 1 のスイッチング素子 3 のオン時間以内にする。

【0074】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 2 のスイッチング素子 16 をオフした後の電流経路が、リアクトル 15 → 直流入力電源 1 → 第 2 のダイオード 26 → リアクトル 15 の経路となり、リアクトル 15 に残ったエネルギーが直流入力電源 1 に回生できる。

【0075】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 1 のスイッチング素子 3 のオン、オフ動作に、第 2 のスイッチング素子 16 のオン、オフを同期させることにより、第 2 のスイッチング素子 16 のオン時間が第 1 のスイッチング素子 3 のオン時間と同一の、許容できる最大オン時間にできるため、コンデンサ 14 に蓄積したエネルギーを最大限、直流入力電源 1 に回生でき、コンデンサ 14 の残留電荷を最小にすることができる。

【0076】実施の形態 9. 上記実施の形態 8 では第 1 のスイッチング素子 3 の低電位側端子が直流入力電源 1 の低電位側端子に接続されたものについて示したが、第 1 のスイッチング素子 3 の高電位側端子が直流入力電源 1 の高電位側端子に接続されたものでも良く、上記実施の形態 8 と同様の効果を奏する。

【0077】図 12 はこの発明の他の実施の形態を示す図である。図において、1 ~ 16 は上記図 10 に示した構成要素と同等のものである。第 1 のスイッチング素子 3 と並列に、直列接続したコンデンサ 14 と第 1 のダイオード 13 を接続し、コンデンサ 14 と第 1 のダイオード 13 との接続点に第 2 のスイッチング素子 16、リアクトル 15 を順に直列に接続し、リアクトル 15 の他端側を直流入力電源 1 の低電位側端子に接続し、また直流入力電源 1 の高電位側端子は第 1 のスイッチング素子 3 の高電位側端子に接続した回路であり、第 2 のスイッチング素子 16 とリアクトル 15 の接続点と直流入力電源 1 の高電位側端子との間に第 2 のダイオード 26 を接続してスナバ回路 28 が構成されている。

【0078】基本的な動作は、上記実施の形態 7 の図 10 とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ 14 の電圧 V_c が零になった後の電流経路が、リアクトル 15 → 第 2 のダイオード 26 → 直流入力電源 1 → リアクトル 15 の経路となり第 2 のスイッチング素子 16 を通らずに、第 2 のスイッチング素子 16 の導通損失分のエネルギーを有効に直流入力電源 1 に回生できるところである。

【0079】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 2 のスイッチング素子 16 をオフした後の電流経路が、リアクトル 15 → 第 2 のダイオード 26 → 直流入力電源 1 → リアクトル 15 の経路となり、リアクトル 15 に残ったエネルギーが直流入力電源 1 に回生できる。

【0080】また、上記実施の形態 8 と同様に、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 1 のスイッチング素子 3 のオン、オフ動作に、第 2 のスイッチング素子 16 のオン、オフを同期させることにより、第 2 のスイッチング素子 16 のオン時間が許容できる最大オン時間にできるため、コンデンサ 14 に蓄積したエネルギーを最大限、直流入力電源 1 に回生でき、コンデンサ 14 の残留電荷を最小にすることができる。

【0081】実施の形態 10. 上記実施の形態 1 ~ 9 ではフォワード形 DC/DC コンバータのスナバ回路について示したが、ブースト形フォワードコンバータに本発明のスナバ回路を接続した構成をとったものでも良く、上記実施の形態 1 ~ 9 と同様の効果を奏する。

【0082】図 13、図 14 はこの発明の実施の形態 10 のブースト形フォワードコンバータを示す構成図である。図において、1 ~ 3 および 13 ~ 18、23 は上記図 1 または図 8 に示した上記実施の形態 1 または 7 の構成要素と同等のものである。29 は整流用ダイオード、30 は環流用ダイオード、31 はチョークコイル、32 は平滑コンデンサである。

【0083】次に動作について説明する。基本的な動作は、上記実施の形態 1 や 7 とほぼ同様であるが、このブースト形のコンバータにあつては、トランス 2 の第 2 の巻線 2b は第 1 の巻線 2a と直列に接続されており、第 1 と第 2 の巻線 2a、2b の合成電圧に相当する電圧を出力することができる。もっとも、スナバ回路としての動作は、先の形態例と全く同様となり、スナバエネルギーとトランスの励磁エネルギーを直流入力電源に回生する。

【0084】なお、図 13 のスナバ回路 18 は上記図 6 のスナバ回路 20 や上記図 7 のスナバ回路 22、あるいは上記図 11 のスナバ回路 27 に置き換えたものであつても良く、それぞれ同様の効果を奏する。また、図 14

のスナバ回路 23 は上記図 9 のスナバ回路 24 や上記図 10 のスナバ回路 25、あるいは上記図 12 のスナバ回路 28 に置き換えたものであっても良く、それぞれ同様の効果を奏する。

【0085】

【発明の効果】以上のように、この発明においては、第 1 のスイッチング手段とトランスの第 1 の巻線とを直列にして直流入力電源に接続し、上記第 1 のスイッチング手段のオンオフ動作により上記トランスの第 2 の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えた DC/DC コンバータにおいて、上記第 1 のスイッチング手段の極間に接続された、第 1 のダイオードとコンデンサとの直列接続体、および上記第 1 のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体を備え、上記第 1 のスイッチング手段のオン期間内で上記第 2 のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第 1 のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生するようにしたので、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第 1 のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減する DC/DC コンバータを提供することができる。

【0086】また、この発明においては、第 1 のスイッチング手段とトランスの第 1 の巻線とを直列にして直流入力電源に接続し、上記第 1 のスイッチング手段のオンオフ動作により上記トランスの第 1 の巻線とこの第 1 の巻線と直列に接続された第 2 の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形の DC/DC コンバータにおいて、上記第 1 のスイッチング手段の極間に接続された、第 1 のダイオードとコンデンサとの直列接続体、および上記第 1 のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体を備え、上記第 1 のスイッチング手段のオン期間内で上記第 2 のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第 1 のスイッチング手段のオフ

期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生するようにしたので、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第 1 のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形の DC/DC コンバータを提供することができる。

10 【0087】また、この発明においては、アノード端子が上記第 1 のスイッチング素子の高電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのカソード端子に接続され他方の端子が上記第 1 のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第 1 のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第 1 のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減する DC/DC コンバータを提供することができる。

20 【0088】また、この発明においては、アノード端子が上記第 1 のスイッチング素子の高電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのカソード端子に接続され他方の端子が上記第 1 のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第 1 のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第 1 のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形の DC/DC コンバータを提供することができる。

30 【0089】また、この発明においては、アノード端子が上記第 1 のスイッチング手段の低電位側端子に接続されカソード端子が第 1 のスイッチング手段の高電位側端子に接続された第 2 のダイオードを備えたので、第 1 のスイッチング手段のオン期間における電流の如何にかかわらず、コンデンサの電圧が零になった後の直流入力電源への回生動作が実現される。

50 【0090】また、この発明においては、アノード端子が上記第 1 のスイッチング手段の低電位側端子に接続されカソード端子がコンデンサの一方の端子に接続された第 2 のダイオードを備えたので、第 1 のダイオードを経由することなく、直流入力電源への回生動作が可能とな

り、その分回生の効率が向上する。

【0091】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるDC/DCコンバータを提供することができる。

【0092】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるブースト形のDC/DCコンバータを提供することができる。

【0093】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク

電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するDC/DCコンバータを提供することができる。

【0094】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形のDC/DCコンバータを提供することができる。

【0095】また、この発明においては、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が第1のスイッチング手段の高電位側端子に接続された第2のダイオードを備えたので、第1のスイッチング手段のオン期間における電流の如何にかかわらず、コンデンサの電圧が零になった後の直流入力電源への回生動作が実現される。

【0096】また、この発明においては、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子がコンデンサの一方の端子に接続された第2のダイオードを備えたので、第1のダイオードを経由することなく、直流入力電源への回生動作が可能となり、その分回生の効率が向上する。

【0097】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるDC/DCコンバータを提供することが

できる。

【0098】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるブースト形のDC/DCコンバータを提供することができる。

【0099】また、この発明においては、第1のスイッチング手段に電界効果型トランジスタを使用することにより、その寄生ダイオードを第2のダイオードとして機能させるようにしたので、第1のスイッチング手段に外部から並列に接続する第2のダイオードが不要となり、その分コストが低減する。

【0100】また、この発明においては、第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にし、かつ、上記第2のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたので、常に、コンデンサに蓄積されたエネルギーの直流入力電源への回生が確実になされる。

【0101】また、この発明においては、第2のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第2のスイッチング手段をオフ状態にするようにしたので、第2のスイッチング手段の適切なオフ動作が確実になされる。

【0102】また、この発明においては、第2のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたので、電流検出手段を必要とすることなく、第2のスイッチング手段のオフ動作が確実になされる。

【0103】また、この発明においては、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるので、両スイッチング手段を駆動する構成が簡便になるとともに、コンデンサの容量値と誘導性素子のインダクタンス値をより広い範囲で選定することができる。

【0104】また、この発明においては、第1のスイ

ッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にするので、第1のスイッチング手段の最小オン時間が極めて小さくなる場合にも、本発明になるDC/DCコンバータを適用することができる。

【0105】また、この発明においては、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるので、両スイッチング手段を駆動する構成が簡便になるとともに、コンデンサの容量値と誘導性素子のインダクタンス値をより広い範囲で選定することができる。

【0106】また、この発明においては、第2のスイッチング手段は、電界効果型トランジスタと逆流防止用のダイオードとの直列接続体であるので、第2のスイッチング手段の適切なオフ動作が確実になされる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるフォワード形DC/DCコンバータを示す回路図である。

20 【図2】 図1のフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

【図3】 この発明の実施の形態2のスナバ回路の各部動作波形図である。

【図4】 この発明の実施の形態3のスナバ回路の各部動作波形図である。

【図5】 この発明の実施の形態4によるフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

30 【図6】 この発明の実施の形態5によるフォワード形DC/DCコンバータを示す回路図である。

【図7】 この発明の実施の形態6によるフォワード形DC/DCコンバータを示す回路図である。

【図8】 この発明の実施の形態7によるフォワード形DC/DCコンバータを示す回路図である。

【図9】 この発明の実施の形態7による他のフォワード形DC/DCコンバータを示す回路図である。

【図10】 この発明の実施の形態7による他のフォワード形DC/DCコンバータを示す回路図である。

40 【図11】 この発明の実施の形態8によるフォワード形DC/DCコンバータを示す回路図である。

【図12】 この発明の実施の形態9によるフォワード形DC/DCコンバータを示す回路図である。

【図13】 この発明の実施の形態10によるブースト形フォワードコンバータを示す回路図である。

【図14】 この発明の実施の形態10による他のブースト形フォワードコンバータを示す回路図である。

【図15】 従来のRCDスナバ回路付きのフォワード形DC/DCコンバータを示す回路図である。

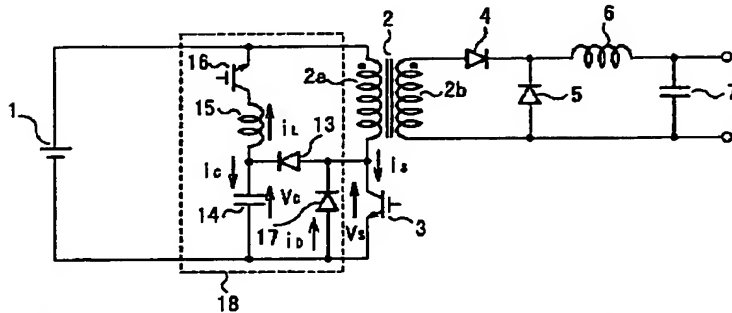
50 【図16】 図15のフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

【符号の説明】

1 直流入力電源、2 トランス、2a トランス2の第1の巻線、2b トランス2の第2の巻線、3 第1のスイッチング素子、4、29 整流用ダイオード、5、30 環流用ダイオード、6、31 チョークコイル、7、32 平滑コンデンサ、13 第1のダイオード、

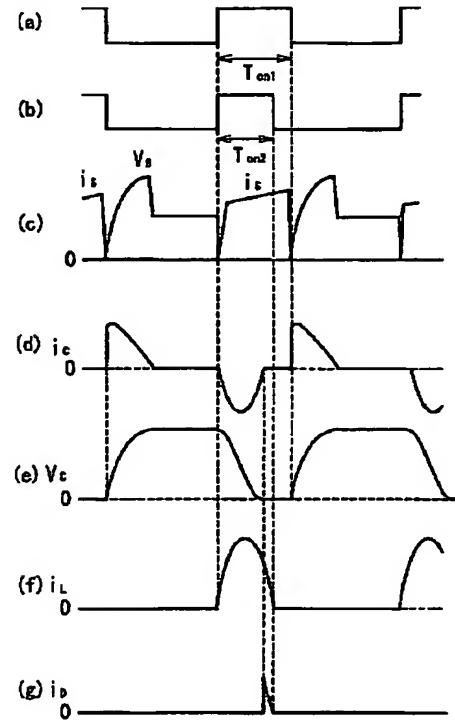
ド、14 コンデンサ、15 リアクトル、16 第2のスイッチング素子、17、21、26 第2のダイオード、18、20、22、23、24、25、27、28 スナバ回路、19 電界効果型トランジスタの寄生ダイオード。

【図1】

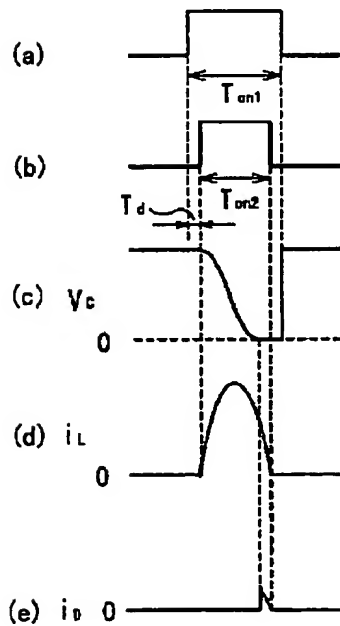


1: 直流入力電源	4: 整流用ダイオード	14: コンデンサ
2: トランス	5: 還流用ダイオード	15: リアクトル
2a: 第1の巻線	6: チョークコイル	16: 第2のスイッチング素子
2b: 第2の巻線	7: 平滑コンデンサ	17: 第2のダイオード
3: 第1のスイッチング素子	13: 第1のダイオード	18: スナバ回路

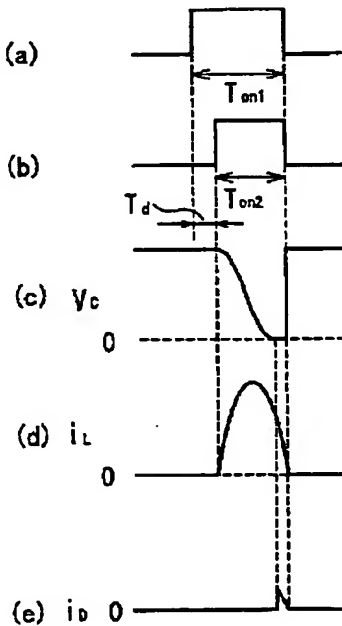
【図2】



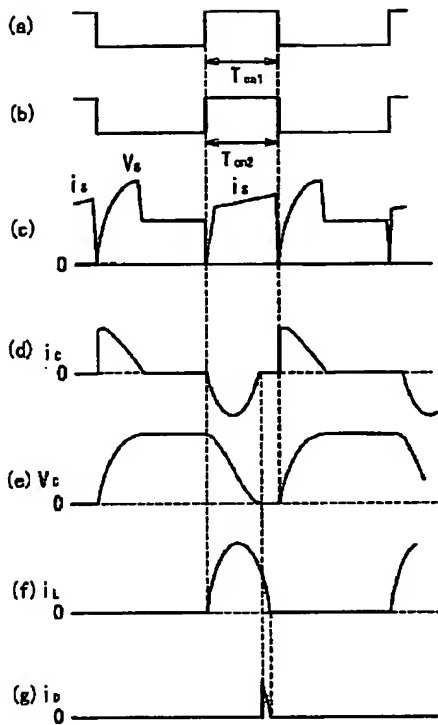
【図3】



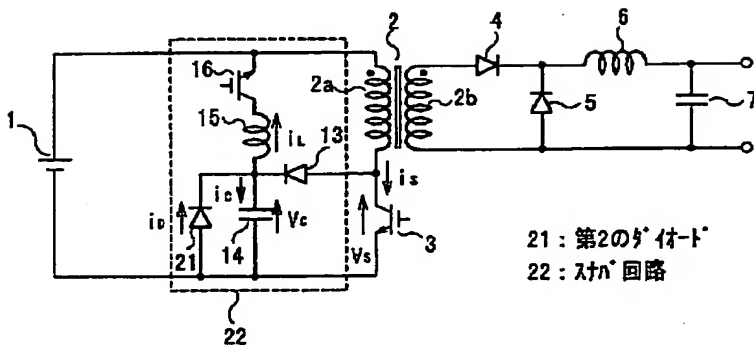
【図4】



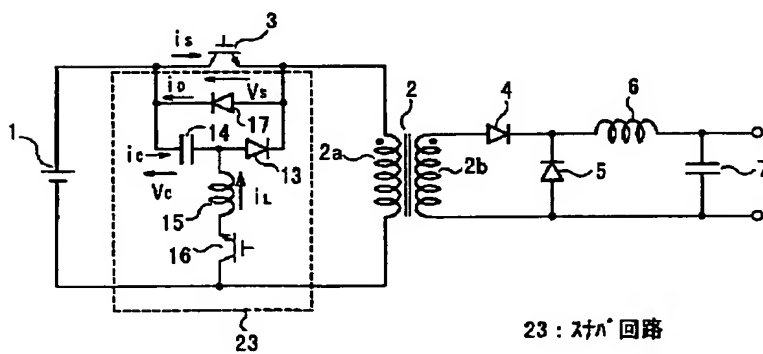
【図 5】



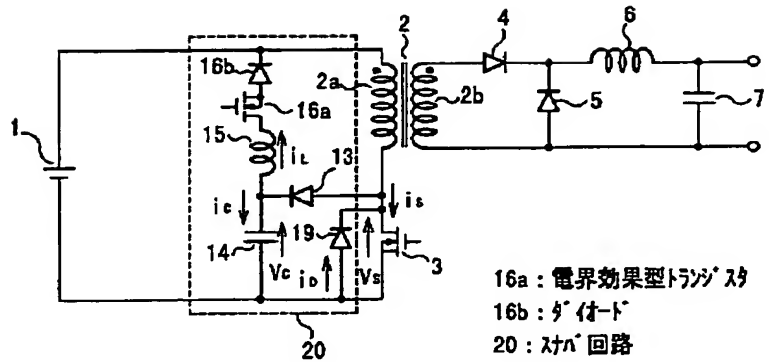
【図 7】



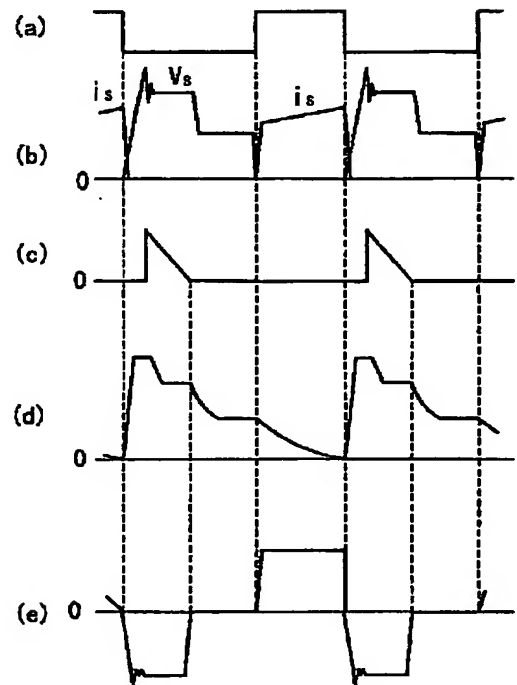
【図 8】



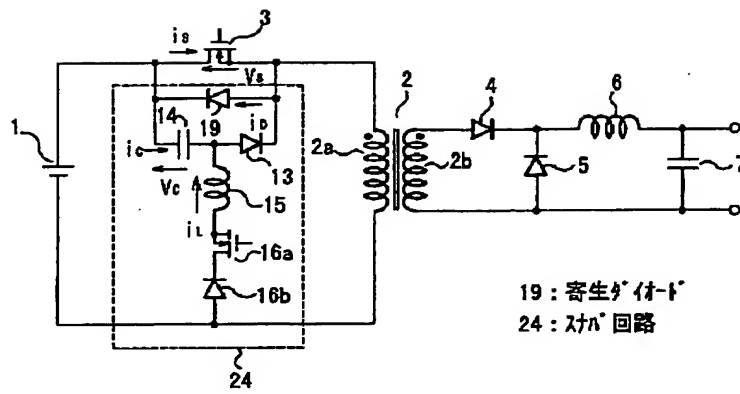
【図 6】



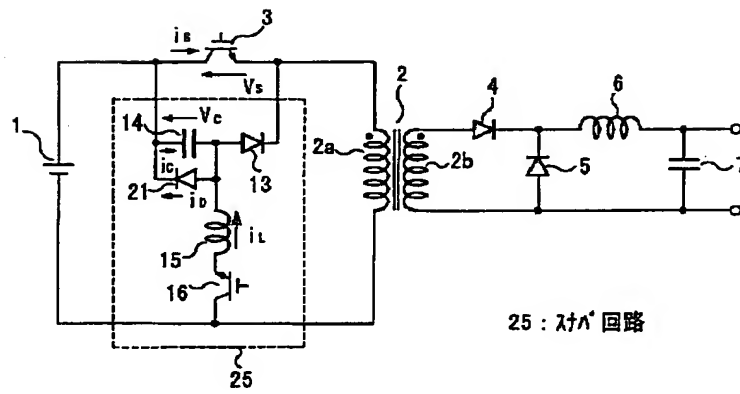
【図 16】



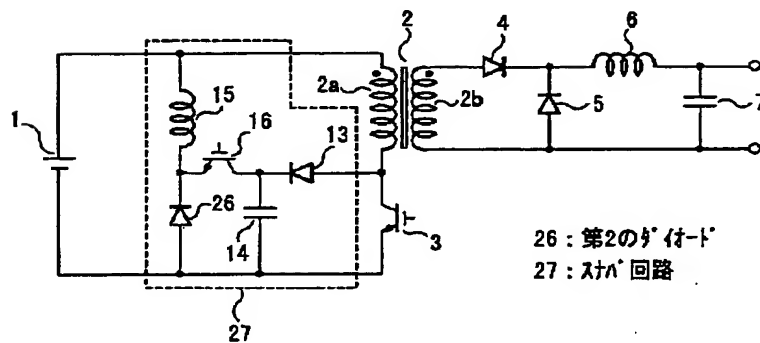
【図9】



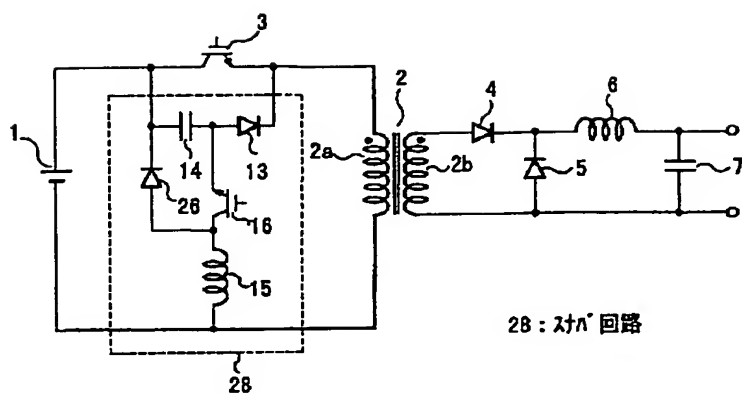
【図10】



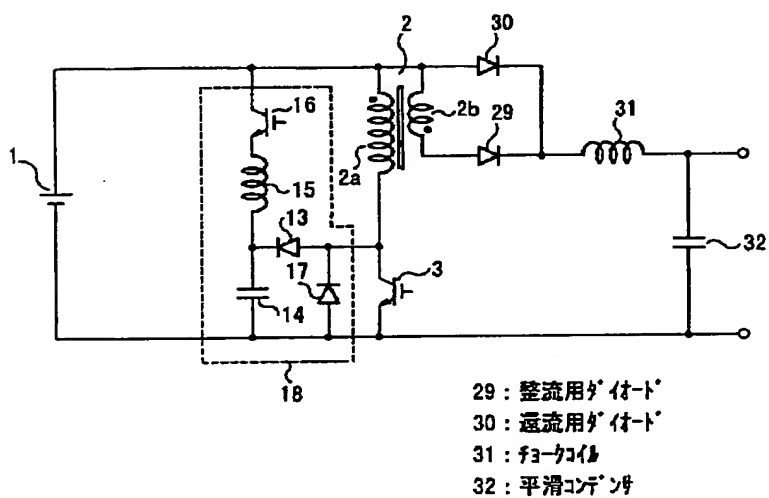
【図11】



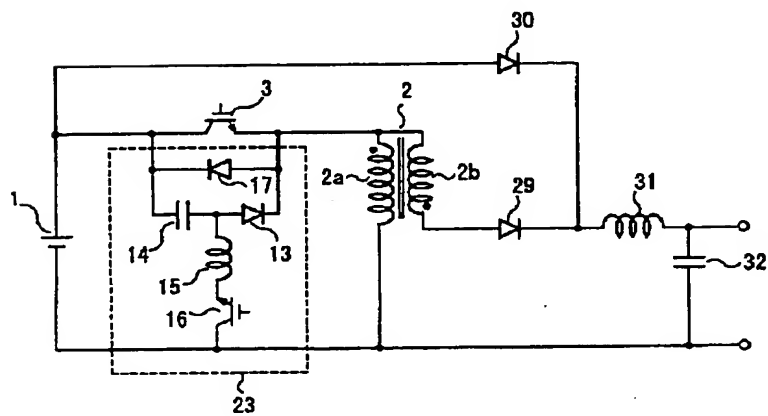
【図 12】



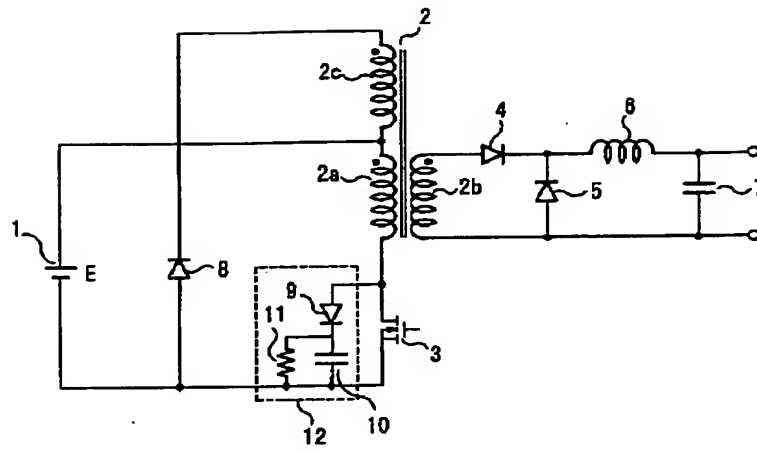
【図 13】



【図 14】



【図 15】



【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第4区分
 【発行日】平成14年3月15日(2002. 3. 15)

【公開番号】特開2000-341947(P2000-341947A)
 【公開日】平成12年12月8日(2000. 12. 8)
 【年通号数】公開特許公報12-3420
 【出願番号】特願平11-148958
 【国際特許分類第7版】

H02M 3/28

7/48

【F I】

H02M 3/28 R
 Q
 7/48 K

【手続補正書】

【提出日】平成13年10月1日(2001. 10. 1)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】 明細書

【発明の名称】 DC/DCコンバータ

【特許請求の範囲】

【請求項1】 第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第2の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたDC/DCコンバータにおいて、

上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたことを特徴とするDC/DCコンバータ。

【請求項2】 第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第1の巻線とこの第1の巻線と直列に接続された第2の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形のDC/DCコンバータにおいて、

上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたことを特徴とするDC/DCコンバータ。

【請求項3】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィ

ルタとを備えたDC/DCコンバータにおいて、
 アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたことを特徴とするDC/DCコンバータ。

【請求項4】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、
 アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたことを特徴とするDC/DCコンバータ。

【請求項5】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、
 アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端

子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたことを特徴とするDC/DCコンバータ。

【請求項6】 直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、

アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたことを特徴とするDC/DCコンバータ。

【請求項7】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、
 カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段

との直列接続体とを備えたことを特徴とする DC/DC コンバータ。

【請求項 8】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の低電位側端子と上記第 1 のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第 1 の巻線と直列に接続された第 2 の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えたブースト形の DC/DC コンバータにおいて、

カソード端子が上記第 1 のスイッチング素子の低電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのアノード端子に接続され他方の端子が上記第 1 のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第 1 のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第 2 のスイッチング手段との直列接続体とを備えたことを特徴とする DC/DC コンバータ。

【請求項 9】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第 1 のスイッチング手段と、第 1 の巻線が上記直流入力電源の低電位側端子と上記第 1 のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第 2 の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えた DC/DC コンバータにおいて、

カソード端子が上記第 1 のスイッチング素子の低電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのアノード端子に接続され他方の端子が上記第 1 のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第 1 のダイオードおよびコンデンサの接続点に接続された第 2 のスイッチング手段と、上記第 2 のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第 1 のスイッチング手段の高電位側端子に接続されアノード端子が上記第 2 のスイッチング手段および誘導性素子の接続点に接続された第 2 のダイオードとを備えたことを特徴とする DC/DC コンバータ。

【請求項 10】 直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第 1 のスイ

チング手段と、第 1 の巻線が上記直流入力電源の低電位側端子と上記第 1 のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第 1 の巻線と直列に接続された第 2 の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなる LC フィルタとを備えたブースト形の DC/DC コンバータにおいて、

カソード端子が上記第 1 のスイッチング素子の低電位側端子に接続された第 1 のダイオードと、一方の端子が上記第 1 のダイオードのアノード端子に接続され他方の端子が上記第 1 のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第 1 のダイオードおよびコンデンサの接続点に接続された第 2 のスイッチング手段と、上記第 2 のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第 1 のスイッチング手段の高電位側端子に接続されアノード端子が上記第 2 のスイッチング手段および誘導性素子の接続点に接続された第 2 のダイオードとを備えたことを特徴とする DC/DC コンバータ。

【請求項 11】 第 1 のスイッチング手段のオン期間内において第 2 のスイッチング手段をオン状態にし、かつ、上記第 2 のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたことを特徴とする請求項 3 ないし 10 のいずれかに記載の DC/DC コンバータ。

【請求項 12】 第 2 のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第 2 のスイッチング手段をオフ状態にするようにしたことを特徴とする請求項 3 ないし 11 のいずれかに記載の DC/DC コンバータ。

【請求項 13】 第 2 のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたことを特徴とする請求項 3 ないし 11 のいずれかに記載の DC/DC コンバータ。

【請求項 14】 第 1 のスイッチング手段のオン、オフ動作と、第 2 のスイッチング手段のオン、オフ動作をそれぞれ同期させることを特徴とする請求項 11 記載の DC/DC コンバータ。

【請求項 15】 第 1 のスイッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第 1 のスイッチング手段のオン期間内において第 2 のスイッチング手段をオン状態にすることを特徴とする請求項 5、6、9 または 10 のいずれかに記載の DC/DC コンバータ。

【請求項 16】 第 1 のスイッチング手段のオン、オフ動作と、第 2 のスイッチング手段のオン、オフ動作をそれぞれ同期させることを特徴とする請求項 15 記載の DC/DC コンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、DC/DC コンバータに係り、特に、そのスナバ回路の改良および機能拡大に関するものである。

【0002】

【従来の技術】図 15 は、例えば「スイッチングコンバータの基礎」（1992 年 2 月 25 日発行、コロナ社、原田、二宮、願著）の 104 頁に示された従来の RCD スナバ回路付きのフォワード形 DC/DC コンバータを示す回路図である。図 15 において、1 は直流入力電源、2 はトランスであり、2a は第 1 の巻線、2b は第 2 の巻線、2c はリセット巻線、3 はスイッチング素子、4 は電流の整流手段としての整流用ダイオード、5 は電流の環流手段としての環流用ダイオード、6 はチョークコイル、7 は平滑コンデンサであり、チョークコイル 6 と平滑コンデンサ 7 とで出力 LC フィルタを構成している。8 はトランスのリセット用のダイオードであり、9 はスナバ用ダイオード、10 はスナバ用コンデンサ、11 はスナバ用の放電抵抗である。スナバ用ダイオード 9 とスナバ用コンデンサ 10、およびスナバ用放電抵抗 11 で RCD スナバ回路 12 を構成している。

【0003】次に動作について説明する。図 16 は DC/DC コンバータの動作波形図である。図中の、図

(a) はスイッチング素子 3 の駆動波形、図 (b) はスイッチング素子の電流・電圧波形、図 (c) はダイオード 8 の電流波形、図 (d) はスナバ用コンデンサ 10 の電圧波形、図 (e) はトランス 2 の第 1 の巻線 2a の電圧波形である。

【0004】スイッチング素子 3 がオンすると整流用ダイオード 4 がオン状態となり、チョークコイル 6 および平滑コンデンサ 7 を経て電力が負荷へ供給される。また、トランス 2 には励磁電流が流れ、励磁エネルギーが蓄積される。スイッチング素子 3 をオフすると、第 1 の巻線 2a に逆起電力が発生し、整流用ダイオード 4 がオフ状態、環流用ダイオード 5 がオン状態となってチョークコイル 6 には引き続き電流が流れて負荷への電力供給が継続する。スイッチング素子 3 のオン・オフの時間配分を調整することにより、負荷への出力電圧を制御することができる。

【0005】同図 (b) に示すように、スイッチング素子 3 がオフすると、その電圧は急峻に立ち上がり、トランス 2 の漏れインダクタンスや寄生インダクタンスに蓄積されたエネルギーによりスパイク電圧が発生する。このスパイク電圧を抑制するために RCD スナバ回路 12 が接続されている。

【0006】RCD スナバ回路 12 ではスイッチング素子 3 がターンオフすると、スナバ用ダイオード 9 が導通状態となり、トランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積していたエネルギーをスナバ用コンデンサ 10 に充電し（図 16 (d)）、スイッチング素子 3 に発生するスパイク電圧を抑制する。スイッチング素子 3 の電圧がスナバ用コンデンサ 10 の電圧より低くなると、スナバ用コンデンサ 10 に充電されたエネルギー、即ちスナバエネルギーがスナバ用放電抵抗 11 により放電される。

【0007】トランス 2 の磁束のリセットは、スイッチング素子 3 がオフ期間にリセット巻線 2c とリセット用ダイオード 8 により行なわれ（図 16 (c)、

(e)）、スイッチング素子 3 のオン期間中にトランス 2 に蓄積された励磁エネルギーを直流入力電源 1 に回生することにより行なわれる。なお、RCD スナバ回路 12 を用いてトランス 2 の磁束のリセットをすることもでき、この場合は、トランス 2 のリセット巻線 2c とリセット用ダイオード 8 は不要となる。しかし、トランス 2 に蓄積された励磁エネルギーはすべてスナバ用放電抵抗 11 により消費されることになる。

【0008】

【発明が解決しようとする課題】上記従来の構成では、トランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積されたエネルギーをスナバ用コンデンサ 10 に充電した後、スナバ用放電抵抗 11 により消費することになるため、損失が大きくなり、効率が低下し、発熱が増加する問題があった。

【0009】また、スイッチング素子 3 のターンオフ時の電圧上昇率を抑制することにより、スイッチング損失や発生ノイズを低減するためには、スナバ用コンデンサ 10 の容量値を大きくする必要があるが、容量値を大きくすればするほどますます RCD スナバ回路 12 での損失が大きくなり、効率低下、発熱増加を招く問題があった。

【0010】また、更にトランス 2 の磁束のリセットを行なうためのリセット巻線 2c とリセット用ダイオード 8 をなくすと、スイッチング素子 3 のオン期間中にトランス 2 に蓄積された励磁エネルギーが全て損失となり、より一層効率が低下し、発熱が増加する問題があり、リセット巻線の省略は、極小容量のコンバータへの適用に限定されていた。

【0011】この発明は、上記のような課題を解消するためになされたもので、その目的は、抵抗を使わない LC スナバによる損失の低減が可能で、効率を低下させず、発熱も防止した上でトランスのリセット巻線を不要とした、トランスのリセット機能を有するスナバ回路を備えた DC/DC コンバータを提供することにある。

【0012】

【課題を解決するための手段】この発明に係る DC/D

Cコンバータは、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第2の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたものである。

【0013】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第1の巻線とこの第1の巻線と直列に接続された第2の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形のDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生し、上記トランスのリセット巻線を不要としたものである。

【0014】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間

に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0015】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0016】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデン

サと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0017】また、この発明に係るDC/DCコンバータは、直流入力電源と、低電位側端子が上記直流入力電源の低電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の高電位側端子と上記第1のスイッチング手段の高電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0018】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデン

サと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0019】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたものである。

【0020】また、この発明に係るDC/DCコンバータは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、上記トランスの第2の巻線の端子間に接続された、互いに同極性同士が向き合う整流用ダイオードと還流用ダイオードとの直列接続体と、上記還流用ダイオードと並列に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0021】また、この発明に係るDC/DCコンバー

タは、直流入力電源と、高電位側端子が上記直流入力電源の高電位側端子に接続された第1のスイッチング手段と、第1の巻線が上記直流入力電源の低電位側端子と上記第1のスイッチング手段の低電位側端子との間に接続されたトランスと、アノード端子が上記トランスの第1の巻線と直列に接続された第2の巻線の一方の端子に接続された整流用ダイオードと、アノード端子が上記直流入力電源の高電位側端子に接続されカソード端子が上記整流用ダイオードのカソード端子に接続された還流用ダイオードと、この還流用ダイオードのカソード端子と上記直流入力電源の低電位側端子との間に接続された、平滑リアクトルと平滑コンデンサとの直列接続体からなるLCフィルタとを備えたブースト形のDC/DCコンバータにおいて、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたものである。

【0022】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にし、かつ、上記第2のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたものである。

【0023】また、この発明に係るDC/DCコンバータは、第2のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第2のスイッチング手段をオフ状態にするようにしたものである。

【0024】また、この発明に係るDC/DCコンバータは、第2のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたものである。

【0025】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるようにしたものである。

【0026】また、この発明に係るDC/DCコンバータは、第1のスイッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にするようにしたものである。

【0027】また、この発明に係るDC/DCコンバー

タは、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるようにしたものである。

【0028】

【発明の実施の形態】実施の形態1.

以下、この発明の一実施の形態を図について説明する。図1はスナバ回路を有するこの発明の実施の形態1によるフォワード形DC/DCコンバータの回路図である。図において、1は直流入力電源、2はトランスで、第1の巻線2a、第2の巻線2bを有し、従来では必要としたリセット巻線2c(図15)は省略されている。3は、例えば、トランジスタやIGBT等の第1のスイッチング素子、4はトランス2の第2の巻線2bに誘起される電圧を整流する整流手段としての整流用ダイオード、6および7は、整流用ダイオード4からの出力を平滑化して図示しない負荷へ供給する平滑手段としてのチョークコイルおよび平滑コンデンサ、5は整流用ダイオード4からの出力が無い時間帯でチョークコイル6に蓄積されたエネルギーを電流源にして負荷へ供給する環流用ダイオードである。なお、図示は省略するが、整流用ダイオード4は図1に示す位置に挿入する場合に限らず、環流用ダイオード5のアノード端子と第2の巻線2bの他方の端子との間に挿入してもよく、更に、図1の位置との両者に挿入するようにしてもよい。

【0029】13は第1のダイオード、14はコンデンサでありこれらは直列接続されており、第1のスイッチング素子3と並列に接続されている。第1のダイオード13のアノード端子はトランス2の第1の巻線2aと第1のスイッチング素子3との接続点に接続され、第1のダイオード13のカソード端子は直列接続した誘導性素子としてのリアクトル15と補助スイッチング素子である第2のスイッチング素子16の一端に接続され、その他端は直流入力電源1の高電位側端子に接続されている。また、第1のスイッチング素子3と逆並列に第2のダイオード17が接続され、スナバ回路18が構成されている。

【0030】次に動作について説明する。図2は本発明のフォワード形DC/DCコンバータおよびそのスナバ回路の動作の一実施の形態を示す動作波形図である。図中の図(a)は第1のスイッチング素子3の駆動波形、図(b)は第2のスイッチング素子16の駆動波形、図(c)は第1のスイッチング素子3の電流 i_s および電圧 V_s の波形、図(d)はコンデンサ14の電流 i_c の波形、図(e)はコンデンサ14の電圧 V_c の波形、図(f)はリアクトル15または第2のスイッチング素子16に流れる電流 i_L の波形、図(g)は第2のダイオード17に流れる電流 i_D の波形である。

【0031】コンバータの基本的な動作は従来と同様であるので、詳細な説明は省略するが、図2(a)に示すように第1のスイッチング素子3をターンオフすると、

トランス 2 の漏れインダクタンスや配線の寄生インダクタンスに蓄積されていたエネルギーが第 1 のダイオード 13 を介して、図 2 (d) に示すようにコンデンサ 14 に充電され、図 2 (c) のように第 1 のスイッチング素子 3 にかかる電圧が緩やかに上昇し、ターンオフ時のスパイク電圧を吸収する。また、ターンオフ時の第 1 のスイッチング素子 3 の電圧・電流の重なりが少なくなってスイッチング損失が低減され、スイッチングノイズも低減される。更に第 1 のスイッチング素子 3 がオン期間中にトランス 2 に蓄積した励磁エネルギーも第 1 のスイッチング素子 3 をターンオフすると、第 1 のダイオード 13 を介して、コンデンサ 14 に充電される。コンデンサ 14 に充電されたこれらのエネルギーは第 1 のスイッチング素子 3 のオフ期間中保持される。

【0032】図 2 (a) (b) に示すように第 1 のスイッチング手段 3 がターンオンしたと同時に、第 2 のスイッチング手段 16 をターンオンすると、コンデンサ 14 に蓄積され保持されていたエネルギーが図 2 (e) のように放電を開始する。この放電はコンデンサ 14 とリアクトル 15 との共振により行なわれ、リアクトル 15 や第 2 のスイッチング手段 16 に流れる電流波形は図 2

(f) のように正弦波状となる。コンデンサ 14 に蓄積されていたスナバエネルギーと励磁エネルギーはコンデンサ 14 → リアクトル 15 → 第 2 のスイッチング手段 16 → 直流入力電源 1 → コンデンサ 14 の経路で直流入力電源 1 に回生される。

【0033】図 2 (e) に示すようにコンデンサ 14 の電圧 V_c が零になると、第 2 のダイオード 17 がオン状態になり、リアクトル 15 の残りのエネルギーをリアクトル 15 → 第 2 のスイッチング手段 16 → 直流入力電源 1 → 第 2 のダイオード 17 → 第 1 のダイオード 13 → リアクトル 15 の経路で直流入力電源 1 に引き続き回生する。図 2 (f) に示すようにリアクトル 15 または第 2 のスイッチング手段 16 に流れる電流 i_L が零になった後に、第 2 のスイッチング手段 16 をオフする。

【0034】以上のようにフォワード形 DC/DC コンバータのトランスの漏れインダクタンスや配線の寄生インダクタンスに蓄積されたエネルギー、およびトランスの励磁エネルギーをコンデンサ 14 に充電し、これらのエネルギーを直流入力電源 1 に回生するので、損失にはならず、効率の低下を防ぎ、発熱を防止する。また、本発明のスナバ回路はトランス 2 のリセット機能を持つので、従来のフォワード形 DC/DC コンバータのトランスのリセット回路、即ち、リセット巻線およびリセット用ダイオードが不要になる。また更に、コンデンサ 14 により第 1 のスイッチング手段 3 にかかる電圧が緩やかに変化し、ターンオフ時のスパイク電圧が吸収され、ターンオフ時の第 1 のスイッチング手段 3 の電圧・電流の重なりが少なくなってスイッチング損失が低減され、スイッチングノイズも低減される。

【0035】なお、リアクトル 15 と第 2 のスイッチング手段 16 の接続関係は逆であっても良い。また、第 2 のスイッチング手段 16 のターンオンは、第 1 のスイッチング手段 3 のターンオンと同時になくても第 1 のスイッチング手段 3 のターンオン後であれば同様の動作、効果を得ることができる。

【0036】また、上記の説明では、コンデンサ 14 の電圧 V_c が零になった後の、リアクトル 15 に残っているエネルギーの回生は、第 2 のダイオード 17 を経由して行うとしているが、次の条件が成立する場合は、第 2 のダイオード 17 を省略しても上記リアクトル 15 の残留エネルギーの回生が可能となる。即ち、第 1 のスイッチング素子 3 がそのオンの期間に流れる電流の絶対値が、上記したリアクトル 15 の残留エネルギーの回生時に流れる電流の絶対値より大きければ、第 2 のダイオード 17 がなくても、リアクトル 15 → 第 2 のスイッチング素子 16 → 直流入力電源 1 → 第 1 のスイッチング素子 3 → 第 1 のダイオード 13 → リアクトル 15 の経路が成立して回生動作が可能となるからである。

【0037】実施の形態 2.

なお、上記実施の形態 1 ではリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L が零になったのを検出し、その後に第 2 のスイッチング素子 16 をオフするものについて示したが、電流検出手段を用いずに第 1 のスイッチング素子 3 の最小オン時間以内で、第 2 のスイッチング素子 16 のオン時間をコンデンサ 14 とリアクトル 15 との共振周期のほぼ半分以上の時間にあらかじめ設定しておいても良く、上記実施の形態 1 と同様の効果を奏すると共に、電流検出手段が不要になり低コスト化できる効果がある。

【0038】図 3 はこの発明の実施の形態 2 によるスナバ回路動作を示す動作波形図である。図中の図 (a) は第 1 のスイッチング素子 3 の駆動波形、図 (b) は第 2 のスイッチング素子 16 の駆動波形、図 (c) はコンデンサ 14 の電圧 V_c の波形、図 (d) はリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L の波形、図 (e) は第 2 のダイオード 17 に流れる電流 i_D の波形である。この図を用いて動作について説明する。

【0039】上記図 1 の第 1 のスイッチング素子 3 のオフ期間の動作は上記実施の形態 1 と全く同様であり、説明は省略する。第 1 のスイッチング素子 3 がターンオンした後、あらかじめ設定された時刻 T_d 後に図 3 (b) のように第 2 のスイッチング素子 16 をターンオンする。コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間が、第 1 のスイッチング素子 3 の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L を設定しておき、コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間以上に第 2 のスイッチング素

子 16 のオン時間 T_{on2} を設定しておく。第 2 のスイッチング素子 16 がターンオンすると、コンデンサ 14 に蓄積され保持されていたエネルギーが図 3 (c) のように放電を開始する。この放電はコンデンサ 14 とリアクトル 15 との共振により行なわれ、リアクトル 15 や第 2 のスイッチング素子 16 に流れる電流波形は図 3

(d) のように正弦波状となる。コンデンサ 14 に蓄積されていたスナバエネルギーと励磁エネルギーはコンデンサ 14 → リアクトル 15 → 第 2 のスイッチング素子 16 → 直流入力電源 1 → コンデンサ 14 の経路で直流入力電源 1 に回生される。

【0040】図 3 (c) に示すようにコンデンサ 14 の電圧 V_c が零になると、第 2 のダイオード 17 がオン状態になり、リアクトル 15 の残りのエネルギーをリアクトル 15 → 第 2 のスイッチング素子 16 → 直流入力電源 1 → 第 2 のダイオード 17 → 第 1 のダイオード 13 → リアクトル 15 の経路で直流入力電源 1 に引き続き回生する。コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分以上の時間が経過すると、図 3 (d) に示すようにリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L が零になっており、あらかじめ設定された第 2 のスイッチング素子 16 のオン時間 T_{on2} で第 2 のスイッチング素子 16 をオフする。この動作により、上記実施の形態 1 と同様の効果を得ることができる。

【0041】第 1 のスイッチング素子 3 と第 2 のスイッチング素子 16 とは、ハードウェアとしては一般に異なったものとなり、通常、前者の容量は後者のそれより大きくなる。従って図示しない制御系から両スイッチング素子 3、16 に対し、同時にターンオンの信号を送出すると、両者のハードウェアの相違に基づくターンオン動作特性の差から第 2 のスイッチング素子 16 が第 1 のスイッチング素子 3 より先にターンオンする可能性が否定できない。この場合には、第 2 のスイッチング素子 16 のターンオンにより、DC/DC コンバータの主回路動作への影響が発生し得る。ところが、図 3 (b) に示すように、第 2 のスイッチング素子 16 のターンオンのタイミングを、第 1 のスイッチング素子 3 のそれより時間 T_d だけ遅らせるよう設定し、この T_d の値を両者の特性を考慮して適当に選定すれば、第 2 のスイッチング素子 16 のターンオンのタイミングが第 1 のスイッチング素子 3 のそれより必ず遅くなり、上述した不具合の懸念が解消される訳である。

【0042】なお、上記実施の形態 2 では第 1 のスイッチング素子 3 がターンオンした後、あらかじめ設定された時刻 T_d 後に第 2 のスイッチング素子 16 をターンオンするものについて示したが、上記実施の形態 1 と同様に、第 1 のスイッチング素子 3 がターンオンと同時に第 2 のスイッチング素子 16 をターンオンしても同様の効果が得られる。

【0043】実施の形態 3.

なお、上記実施の形態 2 ではコンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間以上に第 2 のスイッチング素子 16 のオン時間 T_{on2} をあらかじめ設定しておくものについて示したが、共振周期のほぼ半分の時間以上であれば良いので、第 1 のスイッチング素子 3 のターンオフに同期して第 2 のスイッチング素子 16 をターンオフするものであっても良く、上記実施の形態 2 と同様の効果を奏する。

【0044】図 4 はこの発明の実施の形態 3 によるスナバ回路動作を示す動作波形図である。図中の図 (a) ~ (e) は上記図 3 と同一部分の波形である。この図を用いて動作について説明する。

【0045】第 1 のスイッチング素子 3 のオフ期間の動作は上記実施の形態 1 および 2 と全く同様であり、説明は省略する。上記図 1 の第 1 のスイッチング素子 3 がターンオンした後、あらかじめ設定された時刻 T_d 後に図 4 (b) のように第 2 のスイッチング素子 16 をターンオンする。コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間が、第 1 のスイッチング素子 3 の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L を設定しておく。第 1 のスイッチング素子 3 の最小オン時間 T_{on1} と第 1 のスイッチング素子 3 のターンオンから第 2 のスイッチング素子 16 をターンオンまでの遅延時間 T_d の差の時間 T_{on2} が、コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間以上になるようにあらかじめしておく。エネルギーの回生動作は上記実施の形態 2 と同様の動作をするので詳細説明は省略するが、第 2 のスイッチング素子 16 のターンオン後、コンデンサ 14 とリアクトル 15 との共振周期のほぼ半分以上の時間が経過すると、図 4 (d) に示すようにリアクトル 15 または第 2 のスイッチング素子 16 に流れる電流 i_L が零になっており、第 1 のスイッチング素子 3 のターンオフに同期して第 2 のスイッチング素子 16 をターンオフしても、上記実施の形態 1 あるいは 2 と同様の効果を得ることができる。

【0046】実施の形態 4.

なお、上記実施の形態 1 ~ 3 では第 1 のスイッチング素子 3 と第 2 のスイッチング素子 16 のオン時間が異なるものについて示したが、オン時間はコンデンサ 14 とリアクトル 15 との共振周期のほぼ半分の時間以上であれば良いので、第 1 のスイッチング素子 3 のオン、オフ動作と、上記第 2 のスイッチング素子 16 のオン、オフ動作を同期させるものであっても良く、上記実施の形態 1 ~ 3 と同様の効果を奏すると共に、第 1 のスイッチング素子 3 と第 2 のスイッチング素子 16 の制御回路や駆動回路が簡単化でき、コンデンサ 14 の容量値 C とリアクトル 15 のインダクタンス値 L をより広い範囲で選定できる効果がある。

【0047】図5は本発明のフォワード形DC/DCコンバータおよびそのスナバ回路の動作の他の実施の形態を示す動作波形図である。図中の図(a)～(g)は上記図2と同一部分の波形である。この図を用いて動作について説明する。

【0048】第1のスイッチング素子3のオフ期間の動作は上記実施の形態1～3と全く同様であり、説明は省略する。上記図1の第1のスイッチング素子3のターンオンに同期して、図5(b)のように第2のスイッチング素子16をターンオンする。コンデンサ14とリアクトル15との共振周期のほぼ半分の時間が、第1のスイッチング素子3の最小オン時間 T_{on1} 以内になるように、あらかじめコンデンサ14の容量値Cとリアクトル15のインダクタンス値Lを設定しておく。エネルギーの回生動作は上記実施の形態1～3と同様の動作をするので詳細説明は省略するが、第2のスイッチング素子16のターンオン後、コンデンサ14とリアクトル15との共振周期のほぼ半分以上の時間が経過すると、図5

(e)に示すようにコンデンサ14の電圧 V_c は零になっており、また図5(f)に示すようにリアクトル15または第2のスイッチング手段16に流れる電流 i_L が零になっているので、第1のスイッチング素子3のターンオフに同期して第2のスイッチング素子16をターンオフすることができる。これにより容易に上記実施の形態1～3と同様の効果を得ることができると共に、第2のスイッチング素子16のオン時間 T_{on2} が許容可能な最大時間にしたので、コンデンサ14の容量値Cとリアクトル15のインダクタンス値Lをより広い範囲で選定でき、しかも電流検出手段が不要で、遅延時間 T_d の設定回路も不要であり、制御回路や駆動回路が簡単化できる効果がある。

【0049】なお、第2のスイッチング素子16のターンオフのタイミングについては、第2のスイッチング素子16自体を極性を有するものとし、第1のスイッチング素子3のターンオフのタイミングと関連させることなく、第2のスイッチング素子16の電流が零となったタイミングでオフさせるようにしてもよいことは勿論である。

【0050】実施の形態5.

なお、上記実施の形態1～4ではコンデンサ14の電圧が零になった後、第2のダイオード17が導通するものについて示したが、第1のスイッチング素子3に電界効果型トランジスタを用い、その寄生ダイオードを第2のダイオード17の代わりに用いたものであっても良く、上記実施の形態1～4と同様の効果を奏すると共に、第2のダイオード17が不要となり低コスト化できる効果がある。

【0051】図6はこの発明のスナバ回路を有する実施の形態5によるフォワード形DC/DCコンバータの回路図である。図において、1～7および13～16は図

1に示した上記実施の形態1の構成要素と同等のものである。3は第1のスイッチング素子であり、電界効果型トランジスタを用いている。19は電界効果型トランジスタの寄生ダイオードであり、上記図1の第2のダイオード17と同様の働きをする。16aは第2のスイッチング素子として同様に電界効果型トランジスタを用いており、16bは逆流防止用のダイオードであり、スナバ回路20が構成されている。

【0052】上記図6に示したフォワード形DC/DCコンバータの動作は上記実施の形態1～実施の形態4と第2のダイオード17の代わりに電界効果型トランジスタ3の寄生ダイオード19が働く以外は同様であり、説明な説明は省略する。

【0053】実施の形態6.

上記実施の形態1～5では第1のスイッチング素子3と逆並列に第2のダイオード17が接続されるか、電界効果型トランジスタ3の寄生ダイオード19を用いたものについて示したが、第2のダイオードがコンデンサ14と並列に接続されたものでも良く、上記実施の形態1～4と同様の効果を奏すると共に、コンデンサ14の電圧が零になった後の電流経路に第1のダイオード13が含まれず、第1のダイオード13の導通損失分のエネルギーを有効に直流入力電源1に回生できる効果がある。

【0054】図7はこの発明の他の実施の形態を示す図である。図において、1～7、および13～16は上記図1に示した実施の形態1の構成要素と同等のものである。異なる点は、第1のスイッチング素子3と逆並列に接続された第2のダイオード17の代わりに、コンデンサ14と並列に第2のダイオード21が接続され、スナバ回路22が構成されているところである。

【0055】次に動作について説明する。基本的な動作は、上記実施の形態1～5とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ14の電圧 V_c が零になった後の電流経路であり、リアクトル15→第2のスイッチング素子16→直流入力電源1→第2のダイオード21→リアクトル15の経路で第1のダイオード13を通らずに直流入力電源1に回生するところであり、第1のダイオード13の導通損失分のエネルギーを有効に直流入力電源1に回生できる。

【0056】実施の形態7.

上記実施の形態1～6では第1のスイッチング素子3の低電位側端子が直流入力電源1の低電位側端子に接続されたものについて示したが、第1のスイッチング素子3の高電位側端子が直流入力電源1の高電位側端子に接続されたものでも良く、上記実施の形態1～6と同様の効果を奏する。

【0057】図8～図10はこの発明の他の実施の形態を示す図である。図において、1～7、および13～17、19、21は上記図1、図6、あるいは図7に示した実施の形態1～6の構成要素と同等のものである。図

8において、14はコンデンサ、13は第1のダイオードであり、これらは直列接続されており、第1のスイッチング素子3と並列に接続されている。15はリアクトル、16は補助スイッチング手段である第2のスイッチング素子でありこれらは直列接続され、その一端はコンデンサ14と第1のダイオード13との接続点に接続されている。また、その他端側は直流入力電源1の低電位側端子に接続されている。直流入力電源1の高電位側端子は第1のスイッチング素子3の高電位側端子に接続されており、第1のスイッチング素子3の低電位側端子には第1のダイオード13のカソード端子が接続されている。また、第1のスイッチング素子3と逆並列に第2のダイオード17が接続され、スナバ回路23が構成されている。なお、リアクトル15と第2のスイッチング素子16の接続関係は逆であっても良い。

【0058】また、図9においては、図6と同様に第1のスイッチング素子3として、電界効果型トランジスタを用いている。19は電界効果型トランジスタの寄生ダイオードであり、上記図8の第2のダイオード17と同様の働きをする。16aは第2のスイッチング素子として同様に電界効果型トランジスタを用いており、16bは逆流防止用のダイオードであり、スナバ回路24が構成されている。

【0059】また、図10においては、図7と同様に第1のスイッチング素子3と逆並列に接続された第2のダイオード17の代わりに、コンデンサ14と並列に第2のダイオード21が接続され、スナバ回路25が構成されている。

【0060】次に動作について説明する。基本的な動作は、上記実施の形態1～6とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、第2のスイッチング素子16、または16aをターンオンした時のコンデンサ14に蓄積され保持されていたエネルギーの放電経路であり、コンデンサ14→直流入力電源1→第2のスイッチング手段16、または16aおよび16b→リアクトル15→コンデンサ14の経路で直流入力電源1にスナバエネルギーおよび励磁エネルギーが回生されるところである。

【0061】また、コンデンサ14の電圧 V_c が零になった後の電流経路は、図8と図9ではリアクトル15→第1のダイオード13→第2のダイオード17、または寄生ダイオード19→直流入力電源1→第2のスイッチング素子16（または16b、16a）→リアクトル15の上記実施の形態1～6と逆向きの経路で直流入力電源1に引き続き回生する。図10ではリアクトル15→第2のダイオード21→直流入力電源1→第2のスイッチング素子16→リアクトル15の経路で第1のダイオード13を通らずに直流入力電源1に引き続き回生するところが異なる。

【0062】なお、図8の回路において、第1のスイ

チング素子3のオン期間における通電状態の条件によっては、第2のダイオード17を省略し得ることは実施の形態1で説明したと同様である。

【0063】実施の形態8.

ところで、第1のスイッチング素子3の最小オン時間が例えば無負荷時や軽負荷時等で非常に短い時間になる場合があるが、一方において、第1のスイッチング素子3のターンオフ時のスパイク電圧の抑制、スイッチングノイズの低減、スイッチング損失の低減をするためにコンデンサ14の容量値をある程度大きくする必要から、コンデンサ14とリアクトル15との共振周期の半分の時間が第1のスイッチング素子3の最小オン時間より長くなってしまう場合が起こりうる。この場合、リアクトル15に電流が流れている状態、即ちエネルギーが残っている状態で第2のスイッチング素子16をオフすることになり、第2のスイッチング素子16にはそのターンオフ時に過大なスパイク電圧が発生し、ノイズの増加、効率の低下、あるいは発熱を引き起こす問題があり、第2のスイッチング素子16が破壊に至る場合もあると言った問題もある。

【0064】この実施の形態8は、この問題を解消するために検討されたもので、コンデンサ14の電圧 V_c が零になった後、第2のスイッチング素子16を経由することなくリアクトル15のエネルギーを直流入力電源1に回生することを可能とするものである。

【0065】図11はこの発明の他の実施の形態を示す図である。図において、1～16は上記図7に示した構成要素と同等のものである。第1のスイッチング素子3と並列に、直列接続した第1のダイオード13とコンデンサ14を接続し、第1のダイオード13とコンデンサ14との接続点に第2のスイッチング素子16、リアクトル15を順に直列に接続し、リアクトル15の他端側を直流入力電源1の高電位側端子に接続し、また直流入力電源1の低電位側端子は第1のスイッチング素子3の低電位側端子に接続した回路であり、第2のスイッチング素子16とリアクトル15の接続点と直流入力電源1の低電位側端子との間に第2のダイオード26を接続してスナバ回路27が構成されている。

【0066】基本的な動作は、上記実施の形態6とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ14の電圧 V_c が零になった後の電流経路が、リアクトル15→直流入力電源1→第2のダイオード26→リアクトル15の経路となり第2のスイッチング素子16を通らずに、第2のスイッチング素子16の導通損失分のエネルギーを有効に直流入力電源1に回生できるところである。

【0067】第2のスイッチング素子16をオフした後の電流経路が、リアクトル15→直流入力電源1→第2のダイオード26→リアクトル15の経路となるようにすることにより、リアクトル15に残ったエネルギーが

上記経路で直流入力電源 1 に回生できる効果があり、第 2 のスイッチング素子 16 にはターンオフ時のスパイク電圧の防止、ノイズ発生の防止、効率低下の防止、あるいは発熱防止、第 2 のスイッチング素子 16 の破壊防止の効果がある。この場合、第 2 のスイッチング素子 16 のオン時間は第 1 のスイッチング素子 3 のオン時間以内にする。

【0068】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 2 のスイッチング素子 16 をオフした後の電流経路が、リアクトル 15 → 直流入力電源 1 → 第 2 のダイオード 26 → リアクトル 15 の経路となり、リアクトル 15 に残ったエネルギーが直流入力電源 1 に回生できる。

【0069】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 1 のスイッチング素子 3 のオン、オフ動作に、第 2 のスイッチング素子 16 のオン、オフを同期させることにより、第 2 のスイッチング素子 16 のオン時間が第 1 のスイッチング素子 3 のオン時間と同一の、許容できる最大オン時間にできるため、コンデンサ 14 に蓄積したエネルギーを最大限、直流入力電源 1 に回生でき、コンデンサ 14 の残留電荷を最小にすることができる。

【0070】実施の形態 9.

上記実施の形態 8 では第 1 のスイッチング素子 3 の低電位側端子が直流入力電源 1 の低電位側端子に接続されたものについて示したが、第 1 のスイッチング素子 3 の高電位側端子が直流入力電源 1 の高電位側端子に接続されたものでも良く、上記実施の形態 8 と同様の効果を奏する。

【0071】図 12 はこの発明の他の実施の形態を示す図である。図において、1～16 は上記図 10 に示した構成要素と同等のものである。第 1 のスイッチング素子 3 と並列に、直列接続したコンデンサ 14 と第 1 のダイオード 13 を接続し、コンデンサ 14 と第 1 のダイオード 13 との接続点に第 2 のスイッチング素子 16、リアクトル 15 を順に直列に接続し、リアクトル 15 の他端側を直流入力電源 1 の低電位側端子に接続し、また直流入力電源 1 の高電位側端子は第 1 のスイッチング素子 3 の高電位側端子に接続した回路であり、第 2 のスイッチング素子 16 とリアクトル 15 の接続点と直流入力電源 1 の高電位側端子との間に第 2 のダイオード 26 を接続してスナバ回路 28 が構成されている。

【0072】基本的な動作は、上記実施の形態 7 の図 10 とほぼ同様の動作をするので詳細な説明は省略する。異なる点は、コンデンサ 14 の電圧 V_c が零になった後の電流経路が、リアクトル 15 → 第 2 のダイオード 26 → 直流入力電源 1 → リアクトル 15 の経路となり第 2 のスイッチング素子 16 を通らずに、第 2 のスイッチング

素子 16 の導通損失分のエネルギーを有効に直流入力電源 1 に回生できるところである。

【0073】また、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 2 のスイッチング素子 16 をオフした後の電流経路が、リアクトル 15 → 第 2 のダイオード 26 → 直流入力電源 1 → リアクトル 15 の経路となり、リアクトル 15 に残ったエネルギーが直流入力電源 1 に回生できる。

【0074】また、上記実施の形態 8 と同様に、第 1 のスイッチング素子 3 の最小オン時間が、コンデンサ 14 とリアクトル 15 との共振周期の半分の時間より短い場合においては、第 1 のスイッチング素子 3 のオン、オフ動作に、第 2 のスイッチング素子 16 のオン、オフを同期させることにより、第 2 のスイッチング素子 16 のオン時間が許容できる最大オン時間にできるため、コンデンサ 14 に蓄積したエネルギーを最大限、直流入力電源 1 に回生でき、コンデンサ 14 の残留電荷を最小にすることができる。

【0075】実施の形態 10.

上記実施の形態 1～9 ではフォワード形 DC/DC コンバータのスナバ回路について示したが、ブースト形フォワードコンバータに本発明のスナバ回路を接続した構成をとったものでも良く、上記実施の形態 1～9 と同様の効果を奏する。

【0076】図 13、図 14 はこの発明の実施の形態 10 のブースト形フォワードコンバータを示す構成図である。図において、1～3 および 13～18、23 は上記図 1 または図 8 に示した上記実施の形態 1 または 7 の構成要素と同等のものである。29 は整流用ダイオード、30 は環流用ダイオード、31 はチョークコイル、32 は平滑コンデンサである。

【0077】次に動作について説明する。基本的な動作は、上記実施の形態 1 や 7 とほぼ同様であるが、このブースト形のコンバータにあつては、トランス 2 の第 2 の巻線 2b は第 1 の巻線 2a と直列に接続されており、第 1 と第 2 の巻線 2a、2b の合成電圧に相当する電圧を出力することができる。もっとも、スナバ回路としての動作は、先の形態例と全く同様となり、スナバエネルギーとトランスの励磁エネルギーを直流入力電源に回生する。

【0078】なお、図 13 のスナバ回路 18 は上記図 6 のスナバ回路 20 や上記図 7 のスナバ回路 22、あるいは上記図 11 のスナバ回路 27 に置き換えたものであっても良く、それぞれ同様の効果を奏する。また、図 14 のスナバ回路 23 は上記図 9 のスナバ回路 24 や上記図 10 のスナバ回路 25、あるいは上記図 12 のスナバ回路 28 に置き換えたものであっても良く、それぞれ同様の効果を奏する。

【0079】

【発明の効果】以上のように、この発明においては、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第2の巻線に誘起される電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生するようにしたので、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するDC/DCコンバータを提供することができる。

【0080】また、この発明においては、第1のスイッチング手段とトランスの第1の巻線とを直列にして直流入力電源に接続し、上記第1のスイッチング手段のオンオフ動作により上記トランスの第1の巻線とこの第1の巻線と直列に接続された第2の巻線とに誘起される合成電圧を整流する整流手段と、この整流手段からの出力を平滑化して負荷へ供給する平滑手段と、上記整流手段からの出力が無い時間帯で上記平滑手段に蓄積されたエネルギーを上記負荷へ供給するための還流手段とを備えたブースト形のDC/DCコンバータにおいて、上記第1のスイッチング手段の極間に接続された、第1のダイオードとコンデンサとの直列接続体、および上記第1のダイオードとコンデンサとの接続点と上記直流入力電源との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体を備え、上記第1のスイッチング手段のオン期間内で上記第2のスイッチング手段をオンすることにより、上記トランスの励磁エネルギー更にその漏れインダクタンスや配線のインダクタンスに蓄積されたエネルギーによって上記第1のスイッチング手段のオフ期間に上記コンデンサに充電された電荷を、上記コンデンサと誘導性素子との共振現象を利用して上記直流入力電源に回生するようにしたので、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸

収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形のDC/DCコンバータを提供することができる。

【0081】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するDC/DCコンバータを提供することができる。

【0082】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の高電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形のDC/DCコンバータを提供することができる。

【0083】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破

壊が防止できるDC/DCコンバータを提供することができる。

【0084】また、この発明においては、アノード端子が上記第1のスイッチング素子の高電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのカソード端子に接続され他方の端子が上記第1のスイッチング手段の低電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の高電位側端子との間に接続された誘導性素子と、アノード端子が上記第1のスイッチング手段の低電位側端子に接続されカソード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるブースト形のDC/DCコンバータを提供することができる。

【0085】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するDC/DCコンバータを提供することができる。

【0086】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、上記第1のダイオードおよびコンデンサの接続点と上記直流入力電源の低電位側端子との間に接続された、誘導性素子と第2のスイッチング手段との直列接続体とを備えたので、簡便な構成により、トランスのリセット巻線が不要で、しかも、損失、発熱を伴うことなく、第1のスイッチング手段のターンオフ時のスパイク電圧が吸収でき、ターンオフ時の電圧、電流の重なりが少なくなつてスイッチング損失・スイッチングノイズが低減するブースト形のDC/DCコンバータを提供する

ことができる。

【0087】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるDC/DCコンバータを提供することができる。

【0088】また、この発明においては、カソード端子が上記第1のスイッチング素子の低電位側端子に接続された第1のダイオードと、一方の端子が上記第1のダイオードのアノード端子に接続され他方の端子が上記第1のスイッチング手段の高電位側端子に接続されたコンデンサと、一方の端子が上記第1のダイオードおよびコンデンサの接続点に接続された第2のスイッチング手段と、上記第2のスイッチング手段の他方の端子と上記直流入力電源の低電位側端子との間に接続された誘導性素子と、カソード端子が上記第1のスイッチング手段の高電位側端子に接続されアノード端子が上記第2のスイッチング手段および誘導性素子の接続点に接続された第2のダイオードとを備えたので、コンデンサの電圧が零になった後、第2のスイッチング手段を経由せずに直流入力電源へのエネルギー回生が可能となり、その分回生効率が向上するとともに、第1のスイッチング手段の最小オン時間が短い場合にも、第2のスイッチング手段の破壊が防止できるブースト形のDC/DCコンバータを提供することができる。

【0089】また、この発明においては、第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にし、かつ、上記第2のスイッチング手段のオン時間をコンデンサと誘導性素子とで決まる共振周期の $1/2$ 以上としたので、常に、コンデンサに蓄積されたエネルギーの直流入力電源への回生が確実になされる。

【0090】また、この発明においては、第2のスイッチング手段の電流を検出し、オン状態から上記電流が零になった後上記第2のスイッチング手段をオフ状態にするようにしたので、第2のスイッチング手段の適切なオ

フ動作が確実になされる。

【0091】また、この発明においては、第2のスイッチング手段を極性を有するものとし、オン状態から電流が零になると自動的にオフするようにしたので、電流検出手段を必要とすることなく、第2のスイッチング手段のオフ動作が確実になされる。

【0092】また、この発明においては、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるので、両スイッチング手段を駆動する構成が簡便になるとともに、コンデンサの容量値と誘導性素子のインダクタンス値をより広い範囲で選定することができる。

【0093】また、この発明においては、第1のスイッチング手段の最小オン時間がコンデンサと誘導性素子とで決まる共振周期の $1/2$ 未満で、かつ、上記第1のスイッチング手段のオン期間内において第2のスイッチング手段をオン状態にするので、第1のスイッチング手段の最小オン時間が極めて小さくなる場合にも、本発明になるDC/DCコンバータを適用することができる。

【0094】また、この発明においては、第1のスイッチング手段のオン、オフ動作と、第2のスイッチング手段のオン、オフ動作をそれぞれ同期させるので、両スイッチング手段を駆動する構成が簡便になるとともに、コンデンサの容量値と誘導性素子のインダクタンス値をより広い範囲で選定することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるフォワード形DC/DCコンバータを示す回路図である。

【図2】 図1のフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

【図3】 この発明の実施の形態2のスナバ回路の各部動作波形図である。

【図4】 この発明の実施の形態3のスナバ回路の各部動作波形図である。

【図5】 この発明の実施の形態4によるフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

【図6】 この発明の実施の形態5によるフォワード形

DC/DCコンバータを示す回路図である。

【図7】 この発明の実施の形態6によるフォワード形DC/DCコンバータを示す回路図である。

【図8】 この発明の実施の形態7によるフォワード形DC/DCコンバータを示す回路図である。

【図9】 この発明の実施の形態7による他のフォワード形DC/DCコンバータを示す回路図である。

【図10】 この発明の実施の形態7による他のフォワード形DC/DCコンバータを示す回路図である。

【図11】 この発明の実施の形態8によるフォワード形DC/DCコンバータを示す回路図である。

【図12】 この発明の実施の形態9によるフォワード形DC/DCコンバータを示す回路図である。

【図13】 この発明の実施の形態10によるブースト形フォワードコンバータを示す回路図である。

【図14】 この発明の実施の形態10による他のブースト形フォワードコンバータを示す回路図である。

【図15】 従来のRCDスナバ回路付きのフォワード形DC/DCコンバータを示す回路図である。

【図16】 図15のフォワード形DC/DCコンバータおよびそのスナバ回路の各部動作波形図である。

【符号の説明】

- 1 直流入力電源、2 トランス、2 a トランス2の第1の巻線、
- 2 b トランス2の第2の巻線、3 第1のスイッチング素子、
- 4、29 整流用ダイオード、5、30 環流用ダイオード、
- 6、31 チョークコイル、7、32 平滑コンデンサ、
- 13 第1のダイオード、14 コンデンサ、15 リアクトル、
- 16 第2のスイッチング素子、17、21、26 第2のダイオード、
- 18、20、22、23、24、25、27、28 スナバ回路、
- 19 電界効果型トランジスタの寄生ダイオード。

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.